

ハイブリッドIC用半導体素子

サンケン電気株式会社 伝 田 精 一

まえがき

ハイブリッドICの歴史はかなり古く、すでに開発されてから10年以上経っているが、本当の意味での実用化は昨年から今年にかけて完成しつつあると云える。いろいろな理由から、充分な量のハイブリッドICが生産されず、そのため製造技術も、またここに述べる半導体素子も完成の域に達しなかったという見方もできよう。

ハイブリッドICには、それに適した半導体素子が必要になる。この目的に合った素子はいくつか開発されたが、実際に使う段になると高価すぎ、とくに我が国の民生用ローコストのICに対しては使いきれなかった。これがまた専用素子の開発、品種の整備、ローコスト化を推進できないという悪循環があった。

しかし昨年来、人件費の高騰も理由のひとつになると思われるが、ハイブリッドICの需要がにわかに増加して来た。このため今後は専用の半導体チップが多く開発されるだろうと考えられる。実際米国ではモトローラなどにこの動きが出ている。

ハイブリッドICはそれ自身電子回路の殆んどすべてと等価になる筈である。それ故現在存在する半導体素子はすべてハイブリッドの中に組み込まれる可能性をもっている。しかしチップはハイブリッドの組立工程に適合するような構造をもっていることが要求されるため、いろいろな型式のものが開発されている。そして結

果的にはパッケージの簡略化や省略によってコストメリットを生み出している。

ここでは現在使用されているハイブリッドIC用半導体チップについて述べよう。

個別素子の使用

個別半導体素子は益々小形化しているのに、これを基板上にハンダづけする構造もいまだに採用されている。個別素子をそのまま採用するときの利点としては

- (1) 広範囲の電気的特性のものが選べる
- (2) 取付前に測定が可能である
- (3) ボンディング関係の設備がほとんど不要
- (4) 仕様変更(トランジスタ変更)が容易である
- (5) 環境的信頼性が確保できる

また欠点としては

- (1) コストアップになる
- (2) 形状が大きくなる
- (3) 穴あけ基板でないと機械的強度が弱い

最近のハイブリッドICは、モノリシックICの方向と違って多品種少量生産で、特殊用途が多くまた場合によってはコスト面はあまり気にしない用途もあるので、意外に個別素子の使用が多い。とくに米国では多いようである。たとえば高精度のオペアンプ、A-Dコンバータ、電話用増巾器などにこの例が多い。

キャリア型素子

ハイブリッド用としては、裸のシリコンチップを使うのが理想ではあるが、後述するようにいろいろな雑点がある。そこで個別素子とチップの両者の利点をもつものとして、キャリア型とよばれる素子がある。

これはチップを中間的な小型パッケージに封入したもので、

- (1)個別素子チップを使えるので広範囲の特性が選べる
- (2)取付前に特性測定が可能である
- (3)主としてハンダによって接続できる
- (4)或る程度の信頼性を確保できる

また欠点としては、程度は小さいが個別素子と似たものを持っている。

この一例としてLID (Leadless Inverted Device) がある。セラミックの下駄のような形状のパッケージにチップを封入したものであり、いろいろな変形のものや、多端子構造などが考案されている。図1にこれを示す。しかし問題点としてコストが高いため特殊用途を除いてあまり多く使われていない。

またGEで開発された耐熱性プラスチック(ポリイミド)の上にチップをマウントする方

法もあるが、その後手がけている所はないようである。

これらに代って、最近日電から出されたミニモールド型がある。同社では以前マイクロディスクとよばれる平型トランジスタを出し、これが相当にハイブリッドICに使用された。ミニモールドはこれを更に延長してコストダウンさせたものと考えてもよい。図2にこれを示すが端子として横方向にL字型に出ていて、この部分をハンダづけする。本体は樹脂モールドされていて、樹脂部分は2.8mm×1.5mmという小さなものである。

ボンディング工程も容易で交換も可能であるので、中量までの生産には今後ひろく採用されると思われる。どこまでコストダウンできるかが問題となろう。

フェイスアップチップ

フェイスダウンという用語に対してフェイスアップと云っている。ワイヤチップとよばれることもあるが、最も一般的な個別素子用チップをそのままハイブリッドに使用するものである。その特長としては

- (1)コストが安い

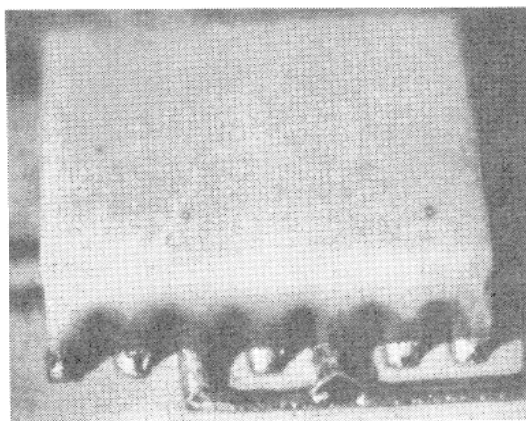


図1. 多端子LIDを溶剤ボンディングした状態

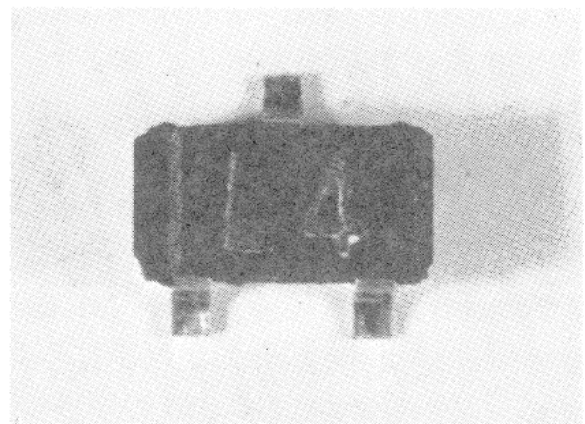


図2. ミニモールドトランジスタ

(2)個別素子のものが使えるので品種が豊富である

(3)コレクタ接合から基板までの熱抵抗は小さい

また問題点としては

(1)ダイボンディングにAu-Si 共晶又はエポキシを使わねばならない

(2)ボンディング点が多いため、歩留りが落ちる

(3)厚膜とのボンディングに問題が多い

(4)表面に起因する信頼性が多少おちる

(5)チップでは特性測定は不可能である

といろいろあるが、何と云ってもコストの点の有利さがあり、現在最も多く使われている。また熱抵抗が小さい点から電力用トランジスタとしては適している。

ワイヤチップでの問題点はワイヤボンディングにあり、ハイブリッドの信頼性をきめる重大な要素となっている。ボンディングは金属と金属の間では比較的問題が少ないが、銀パラジウムのような焼結体に対しては充分と云えず、いろいろな方法で解決が試みられている。

図3はフェイスアップチップの、金線の熱圧着によるボンディング状態をしめす。

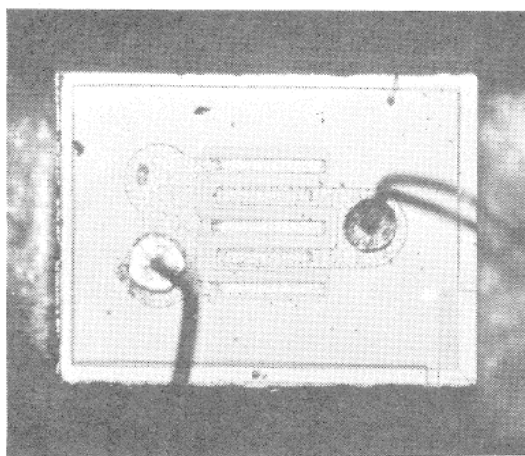


図3. フェイスアップトランジスタチップ

フェイスダウンチップ

これはハイブリッド用としては最も進んだもので、表面を下にしてボンディングするため、この名がある。大別するとチップ上にハンダ等のパンブ(凸起)をもつフリップチップと、横方向に固いリード(ビーム)を出したビームリードチップがある。これらの構造はかなり以前に発表されているのであるが、その大量実用化ははかばかしくなかつた。しかし昨年頃からいくつかの市販品も現われ、活況を呈している。

この2種のチップの比較検討は永いこと行なわれ、なかなか結論が出ていないが、私見では我が国の民生用中心の用途に対してはフリップチップが有利ではないかと思われる。米国ではモトローラ、マイクロコンポーネツツその他があり、日本でもサンケン、国際が市販している。IBMは特性又は自社内で大量のチップを使っている。

ここでフリップチップについて述べておこう。標準チップとしては図4のように4個のハンダパンブを持ち、このパンブとエミッタ、ベースはそれぞれAI配線でつながっている。ふつう

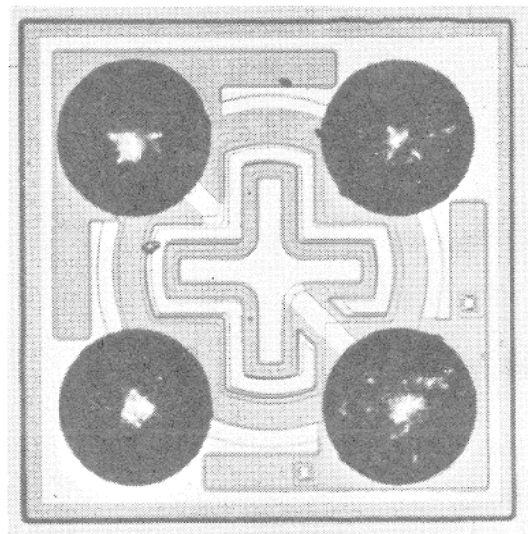


図4. ソルダチパンブフリップチップトランジスタ

生産と技術

コレクタは2個あるので、クロスオーバーとしても使用できる。配線保護のために通常のプレーナ熱酸化膜の上にさらに絶縁膜が必要となる。この膜はガラス、CVDによる SiO_2 や Si_3N_4 、スパッタ SiO_2 などが用いられる。

フリップチップ構造の利点としては

- (1)ボンディング工程が減少し、コストダウンができる
- (2)ボンディング不良がほとんどない
- (3)表面に関係する信頼性が高い
- (4)ボンディングの自動化が可能になる
- (5)チップの測定はある程度可能である

また欠点としては

- (1)品種がすくないため自由度がへる
- (2)構造が複雑なためチップコストが上がる
- (3)熱抵抗がやゝ大きい

またもう少し細部にわたって検討すると、次のような問題点があげられる。

- (1)モノリシックICと同じように表面配線を行っているため、配線の電流容量の問題があり又表面に対する電界効果がおこる
- (2)AI配線に影響を与えないような絶縁膜の生成法とその加工法を開発する
- (3)パンプ構造で接触抵抗を充分小さくできるような金属の組合せを考える
- (4)ハンダのリフローによって、基板とチップが接触しないような配慮が必要である
- (5)パンプ高さを均一にしないとボンディング歩留りをおとす
- (6)フリップチップの採用の良否はボンディング技術と関係がある
- (7)汎用トランジスタ回路はモノリシック化されるのでフリップチップには低雑音、低電圧、低飽和電圧、高 h_{FE} 、高耐圧、高周波、高速スイッチ、ツェナー、デュアルトランジスタ、アレー構造などの難かしい品

種が要求される

これらの要求に適合するようなチップは徐々に開発されている。図5はツェナーとトランジスタの複合チップの例である。

最近の傾向として、更に使いやすいチップ及其取扱技術の開発に力が注がれている。それは、

- (1)どの品種のチップも同一サイズ、同一パンプコネクッションにする
- (2)ピンセットでもつまめるように、エッジを直角にカットする
- (3)裏面に方向マーク及び品種マークをつける
- (4)方向をそろえてカートリッジに並べ、自動ボンダーに取付けるようにする
- (5)不良チップの交換技術の開発
- (6)チップボンディングを半自動化して多品種に適合するアセンブリシステムの開発
- (7)量産用完全自動ボンディングシステムの開発

表1および表2にサンケンとモトローラのフリップチップの特性例をしめす。

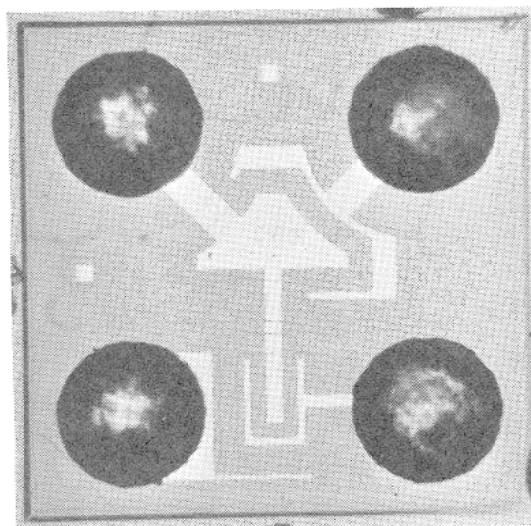


図5. ツェナートランジスタ
複合チップの例

表1 フリップチップトランジスタの電気的特性(サンケン)

	FC-100M	FC-250M	FC-700M	FA-100M	FA250M	FA700M	FZ901A
V _{cbomax} (V)	10 ~ 80			-10 ~ -80			FC100M とツエナー ダイオード の複合チッ プ
V _{ceomax} (V)	10 ~ 80			-10 ~ -80			
I _{cmax} (mA)	100	200	300	-100	-200	-300	
P _{cmax} (mW)	100	250	700	100	250	700	
I _{cbo} (μ A)	0.1			0.1			
h _{FE}	60~1200		60~600	60~1200		60~600	
f _T (MHz)	100			100			
C _{ob} (pF)	8	10	30	8	10	30	
V _{ces} (V)	0.3	0.6	0.4	-0.3	-0.6	-0.4	
用途	NPN小信号	NPN汎用	NPNドライブ	PNP小信号	PNP汎用	PNPドライブ	定電圧電源

表2 フリップチップトランジスタ(モトローラ)

	MMCF2221	MMCF2906	MMCF708	MMCF3250	MMCF929
V _{ceomax} (V)	30~40	40~60	15~20	40~60	45~60
V _{cbomax} (V)	60~75	60	40	50~60	45~60
I _{cmax} (mA)	500	500	500	200	50
h _{FE}	20~300	20~300	15~300	15~300	50~900
V _{ces} (V)	0.5	0.5	0.4	0.25	0.25
f _T (MHz)	250	200	500	300	30
C _{ob} (pF)	12	12	6	6	8
用途	NPN増巾	PNPスイッチング	NPNスイッチング	PNPスイッチング	NPN小信号

モノリシックフェイスダウンチップ

トランジスタアレー、ダイオードアレー、モノリシックICなどでは当然チップでの端子数がふえ、フリップチップでは多バンプの構造にせねばならない。原理的にはフリップチップトランジスタと全く同じであるが、バンプ数が多くなるとチップ周辺の面積が大きくなるため配線上にバンプを作る構造(図6)も採用されている。

さらにチップ内部の集積度をあげるため、多層配線を採用した図7(a)のような例もある。このようなチップは単一のモノリシック機能というよりは、サブシステムに近く、ハイブリッド方式によるLSI(高集積IC)として考えられている。

多端子モノリシックではビームリード構造も使われる。端子接続に必要な面積を考えると、多端子の場合はビームリードの方が有利である。その一例を図7(b)に示すが、端子数が12ぐらいはフリップチップ、それ以上はビームリードが有利ではないかと云われているが確認はされていない。3~4端子のトランジスタについては、材料、製造工程から見てビームリードが不利になることが推定される。

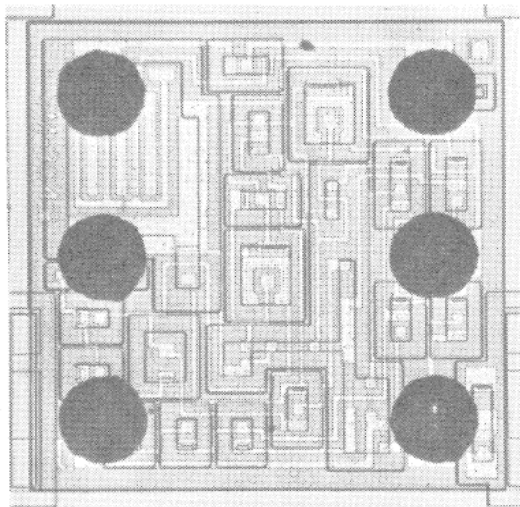


図6. マルチバンプ型モノリシックチップ

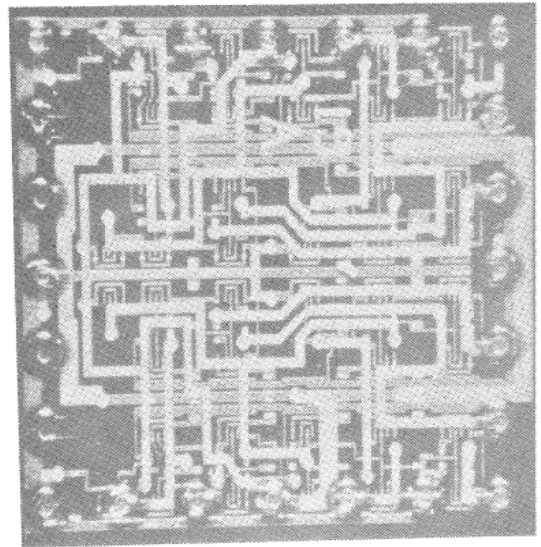
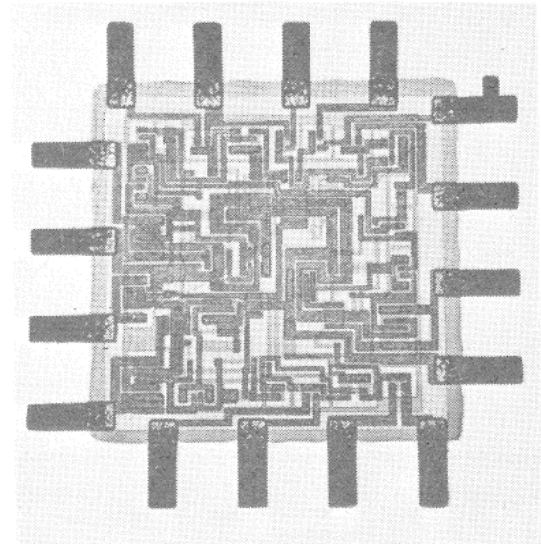


図7. (a) 多層配線を用いた高集積マルチバンプチップ



(b) 6端子のビームリードチップ

マルチバンプでバンプをAI配線上に作成する場合は配線間のショート等を防止するため、構造に注意をはらわねばならない。図8はその一例をしめすが、層間絶縁用の物質の選択、加工が問題となる。

各種チップの比較

このように現在ハイブリッドIC用チップとしては各種のものが使われているが、その間の優劣の判定はむづかしい。使用量と最も問題となるパラメータについて比較せねばならない。

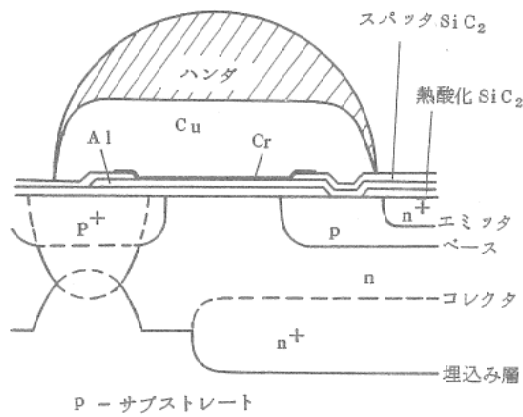


図8. マルチパンプ立体構造

モトローラで発表した各種チップの比較を表3にします。ワイヤチップ、フリップチップ、ビームリード、キャリア方式、プラスチックパッケージを取り上げるが、たとえば信頼性、交換のしやすさ等を各10点満点で採点したものである。表3(a)は主として経済的な面から、(b)は特性的な面からの比較である。これら各項目の得点を合計したものが総合評価となる。経済

表3(a) 各種能動素子チップの経済性比較

	ワイヤチップ	フリップチップ	ビームリード	キャリア方式	プラスチックパッケージ
信頼性	2	6	10	2	2
交換しやすさ	1	10	8	1	1
熟練度	1	10	4	10	10
自動化のしやすさ	1	10	3	10	6
基板コスト	5	8	5	8	8
歩留り	1	10	7	8	8
開発費	10	2	1	5	10
投資額	3	8	3	8	8
入手しやすさ	10	3	1	4	10
チップコスト	8	6	1	6	10
合計	42	74	43	60	73

表3(b) 各種能動素子チップの特性比較

	ワイヤチップ	フリップチップ	ビームリード	キャリア方式	プラスチックパッケージ
試作の容易さ	10	3	1	4	10
温度特性	4	8	10	3	3
ボンディング強度	2	10	3	10	10
検査の必要性	2	10	4	8	5
集積度	6	10	10	3	1
現状技術	2	10	10	5	5
対汚染	0	7	10	9	10
組立速度	1	10	5	10	10
熱抵抗	10	8	8	5	1
合計	37	76	61	57	55

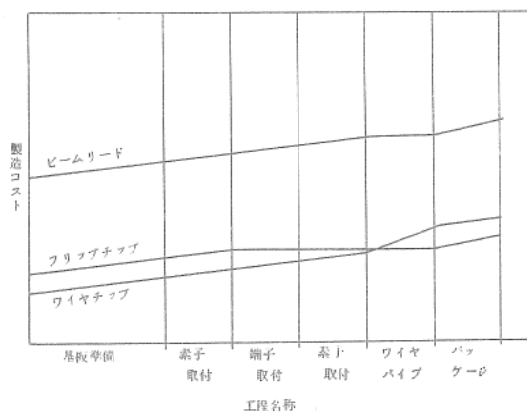


図9 チップによるICのコスト比較

的にはフリップチップとプラスチックは殆んど同じ、特性的にはフリップチップ、ビームリードの順となる。

経済的比較を3種のチップについて図にかいてみると図9のようになる。横軸は各工程の進行を示し、縦軸は累積製造費をしめす。フリップチップ、ビームリードはサブストレートに於ても印刷回数の増加などで初期コストは高いが、工程が進むにつれて(場合によっては工程が不要となつて)上昇率が下る。最終的にはフリップチップが最も安くなる。

パワートランジスタ

ハイブリッドICはその性質から云って、パワーデバイスに特に適しているので、パワートランジスタをどう使用するかは重要な問題である。パワートランジスタチップは使用法もかなり難かしく、供給メーカーもほとんどない。これがパワーハイブリッドの発達を妨げているとも考えられる。実際は各社とも社内供給で使用していると思われる。

パワートランジスタチップでは、小電力の時になかった問題が発生する。これをまとめてみると

- (1)当然であるが電力取扱能力が大きいこと。
これは主としてチップサイズに関係するが、 $9\text{mm}^2 \sim 25\text{mm}^2$ が必要である。
- (2) h_{FE} の対電流リアリテイが良いこと。
悪いとドライバトランジスタへの負担となる。
- (3)熱抵抗が低く、取扱上便利な電極材料が使われていること。
- (4)二次破壊耐量の大きいこと
- (5)十分なパッシベーションが施されていること
- (6)相補形ペアがあること
- (7)ローコストであること

これらをすべて満足させるのは難かしい。最近ではモトローラ、サンケンなどから発表されている。図10は中電力チップ(5W)の例である。これはアルミ電極、プレーナエビタキシャル、ゴールドバックである。このような中電力クラスの特徴を表4に示す。

さらに大電力のものは図11に示すような、ハンダ付けのできる電極が表裏につけられていて、主として三重拡散、パッシベーションメサ型

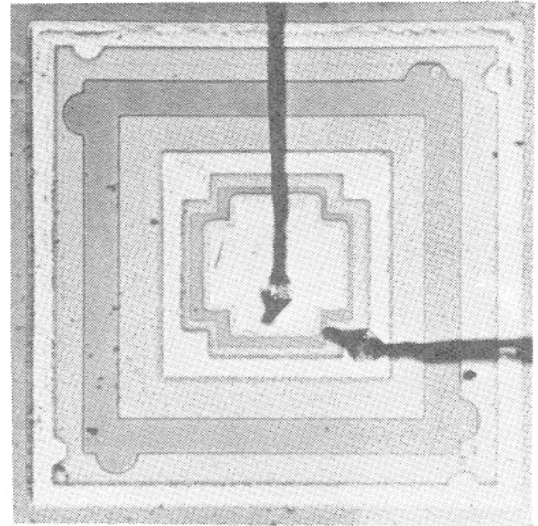


図10. 中電力パワーチップ

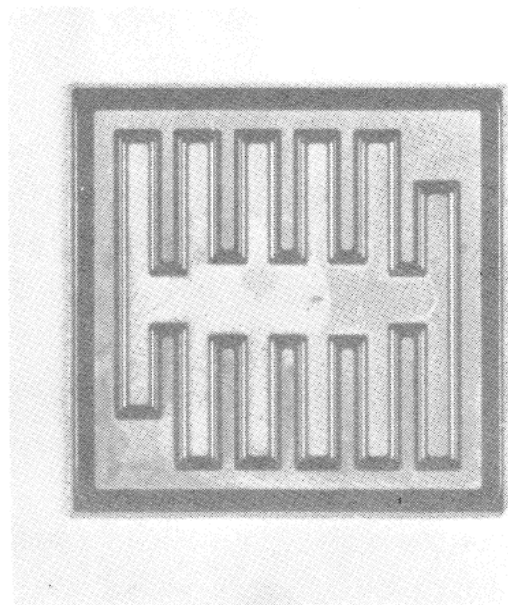


図11. パワートランジスタチップ

表 4 中電力チップ (モトローラ)

形番	ディスクリート形番	BV_{CEO} (V)	BV_{CBO} (V)	I_{Cmax} (A)	h_{FE}	f_T (MHz)	チップサイズ (mm)	備考
MSC3467	2N3467	40	40	1	50	250	0.5×0.75	npn スイッチング
MSC3637	2N3637	175	175	1	100	150	1.0×1.0	npn 増幅
MSC3725	2N3725	40	65	1	50	250	0.65×0.5	npn スイッチング
MSC2221	2N2218	30	60	0.8	300	200	0.5×0.5	npn
MSC2222A	2N2219	40	75	0.8	300	200	0.5×0.5	*
MSC2369	2N2369	15	40	0.5	40	500	0.4×0.25	

表 5. 大電力チップ (サンケン)

品 名	CA1107	CA1108	CA1111	CA1115
$I_{CBO}(\text{mA})_{st}/V_{CBO}(\text{V})$	1/80	1/80	1/140	1/140
$I_{EBO}(\text{mA})$ ($V_{EBO}=6\text{V}$)	1	1	1	1
$V_{CEO}(\text{V})$ ($I_{CEO}=2\text{mA}$)	60	60	80	80
h_{FE}	$20\left(\begin{smallmatrix} V_{CE}=2\text{V} \\ I_C=0.5\text{A} \end{smallmatrix}\right)$	$20\left(\begin{smallmatrix} V_{CE}=2\text{V} \\ I_C=0.5\text{A} \end{smallmatrix}\right)$	$40\left(\begin{smallmatrix} V_{CE}=2\text{V} \\ I_C=1\text{A} \end{smallmatrix}\right)$	$40\left(\begin{smallmatrix} V_{CE}=2\text{V} \\ I_C=1\text{A} \end{smallmatrix}\right)$
$V_{CE(sat)}(\text{V})$	$1.0\left(\begin{smallmatrix} I_C=2\text{A} \\ I_B=0.2\text{A} \end{smallmatrix}\right)$	$1.0\left(\begin{smallmatrix} I_C=2\text{A} \\ I_B=0.4\text{A} \end{smallmatrix}\right)$	$1.5\left(\begin{smallmatrix} I_C=3\text{A} \\ I_B=0.3\text{A} \end{smallmatrix}\right)$	$2.0\left(\begin{smallmatrix} I_C=5\text{A} \\ I_B=0.5\text{A} \end{smallmatrix}\right)$
$f_T(\text{MHz})$	$10\left(\begin{smallmatrix} V_{CE}=10\text{V} \\ I_C=0.2\text{A} \end{smallmatrix}\right)$	$10\left(\begin{smallmatrix} V_{CE}=10\text{V} \\ I_C=0.2\text{A} \end{smallmatrix}\right)$	$10\left(\begin{smallmatrix} V_{CE}=12\text{V} \\ I_C=0.5\text{A} \end{smallmatrix}\right)$	$10\left(\begin{smallmatrix} V_{CE}=12\text{V} \\ I_C=0.5\text{A} \end{smallmatrix}\right)$
チップサイズ (μ)	2,000×2,000	2,500×2,500	4,400×4,400	4,900×4,900
ディスクリット形番	2SC 1107	—	2SC 1111	2SC 1115

が多い。特性例を表5にします。スプレグでも大面積チップを出していたが、最近中止した。

パワーチップは取付け法によって種々の特性が大きく変化するので注意を必要とする。チップには今後ボンディングのノウハウが付属して販売されることとなる。

パワーダイオード

ダイオードチップも必要なチップである。小電力のものは、トランジスタチップによって代用されることが多い。しかし大電流用ダイオードには適当なものが少ない。

パワーダイオードとしては

- (1) 十分な耐圧を有すること。100Vの整流用として最も多く使われるので、250Vの耐圧を必要とする
- (2) ハイブリッド用としてパッシベーションが施されていること
- (3) 取扱の容易な電極であること
- (4) スイッチング動作に対してはリカバリー時間が短いこと

などである。一例としてサンケンのガラスパッシベーションされたメサ型ダイオードチップの例を図12に示す。一辺が2.5mmのものである。電極はNiである。この他に多少勿体ないがパワートランジスタをダイオードとして使用する

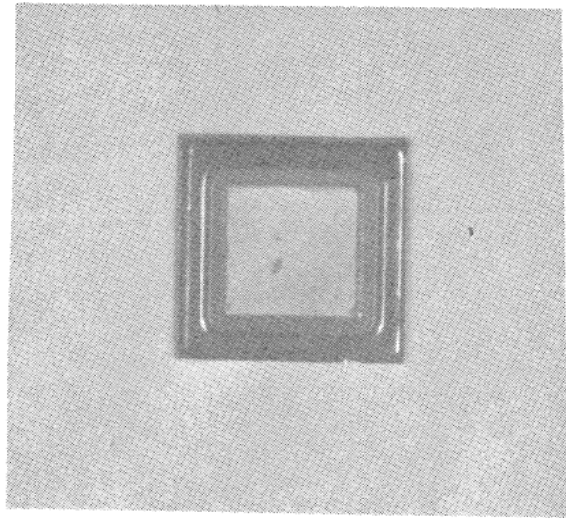


図12. ガラスパッシベータッド
パワーダイオードチップ

こともある。

あとがき

以上、ハイブリッドICに用いられる半導体素子について述べたが、結局すべてのエレクトロニクス部品はハイブリッドIC中に含まれる潜在性を持っている。この点さらにチップでの開発が望まれ、上述のもの以外にもオペアンプ、MOSメモリ、PLL、サイリスタ、LED、トランスジューサ、など多くの素子がIC用に使われるであろう。その将来は無数の可能性を秘めていると云える。