

原膜ハイブリッドICの製造技術

松下電器産業株式会社 本田辰夫

1. まえがき

IC化という、一つの大きな流れの中において、半導体ICか、混成ICか、そのいずれが主流であるかの、議論のたゞかわされた、一時期があった。

しかし、エレクトロニクスの分野において、IC化が大巾に進んできた現在においては、それぞれに適應する分野を見出し、共存の形をとっている、といえるであろう。

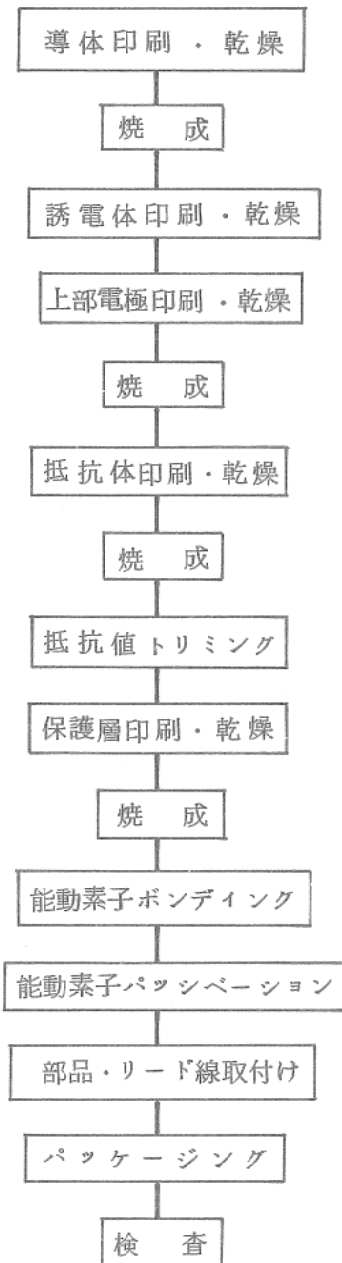
すなわち、標準的に、非常に大量に使用される、民生機器用、あるいはデジタル用のICについては半導体ICを中心にすゝめられ、多品種、少量に近い品種、あるいは半導体ICでは技術的にまだむずかしい分野、例えば高周波、高耐圧、高電力等の分野については、ハイブリッドICを中心として進められている。

いま一つのハイブリッドICの一つの方向としては、ハイブリッド・テクノロジーを利用したの、パッケージング、インターコネクションの分野で、LSI、さらには機能ブロックへの展開の一つの大きな、有力な手がかりとなる。

このような背景の上になつて、ハイブリッドICの製造技術と、その将来方向についてまとめる。

2. 厚膜ハイブリッドICの製造工法

厚膜ハイブリッドICの製造工程の概要を第一図に示すが、スクリーン印刷法を利用した工法が基本となっており、そのための製造技術上



第 1 図

の問題点、その問題点の解決が中心となつてす
められてきている。

現在、最も一般的におこなわれている製造工
程の概要を説明すると、まずステンレスのスク
リーン上に作られた、パターンを用いて、スク
リーン印刷法によつて、パターンを作り上げる
ことからはじめられる。

最初に、電極、あるいは導体部分の印刷、乾
燥、焼成をおこなう。つぎに、必要に応じ、ク
ロスオーバー、あるいは多層化のための誘電体
の印刷、上部導体の印刷、焼成をおこなう。一
般的には、誘電体の印刷は、ピンホールの発生
を防止するために、2回おこなわれ、上部導体
は、誘電体と同時に焼成がおこなわれる。印刷
により、コンデンサを作る時も同じ工法がとら
れている。つぎに、抵抗素子の印刷、乾燥、焼
成がおこなわれる。抵抗素子の抵抗値は、抵抗
ペーストの比抵抗によつて、基本的にはきめる
が、抵抗ペーストの種類、比抵抗が変るたびに、
印刷に用いるステンレス・スクリーンのパター
ンを取換える必要があり、製造工法上煩雑にな
るので、抵抗パターンの巾、長さを適当に設
計し、抵抗値をきめる。一般におこなわれてい
る設計では、10倍の抵抗値範囲を、一つの比
抵抗ペーストを用いる。(例えば、 $1\text{K}\Omega \sim$
 $10\text{K}\Omega$ の範囲を $3\text{K}\Omega$ /口の比抵抗で設計す
る。) つぎに、抵抗値を、所定の設計許容差内
に入れるために、抵抗値のトリミングをおこな
う。トリミングをおこなう前では、抵抗値は、
ほぼ $\pm 20 \sim 30\%$ の範囲内に入るが、これを
さらにせまい範囲に抵抗値を入れるためには、
トリミングが必要である。一方、ハイブリッド
ICでトリミングをおこなうという技術を利用
して、ブロック全体としての機能の精度をあげ
ることが可能となる機能トリミングも採用され
ている。個々の素子をトリミングして、所定の

範囲内に入れるのではなく、全体を組立てて、
全素子のバラツキを、1~2個の素子のトリミ
ングで吸収する方法である。

トリミングの終わった素子を保護し、必要に応
じて、パターンの絶縁をおこなうため、オーバ
ー・コート・ガラスを印刷し、焼成する。一般
には、これ以前の導体、抵抗体に比較して、非
常に低い温度(約 500°C)で焼成されるのが
普通である。

つぎに、能動素子のボンディングをおこなう。
従来のチップをそのまま利用する場合には、ダ
イ・ボンディング、ワイヤ・ボンディングをお
こなう。この工程は、最も人手、習熟を要する。
したがつて、クリップ・チップ、ビーム・リー
ド等のワイヤレス法が種々開発され、導入
されている。

能動素子の組込みを終わった後の基板に、チッ
プ・コンデンサ、場合により、チップ抵抗を取
付け、リード端子をつける。いわゆる組立てを
おこなう。この場合には、ほとんどの場合ハン
ダ付けをおこなうが、ハンダ付けによる信頼性
の劣化、フラックスの影響等が問題となる場合
には、溶接、融着等により接合することもある。

つぎに、パッケージングをおこなう。もつと
も一般的なパッケージング方法は、その経済性
をも考慮して、樹脂によるモールド、あるいは
塗装である。一方、厚膜ハイブリッドICのも
つ、特長の一つと考えられる、高電力形に適合
した、放熱パッケージについても、種々の放熱
構造が考えられている。高信頼性の要求される
場合には、セラミック、メタル等の気密パッ
ケージもおこなわれている。また、先にも述べた、
半導体IC等のパッケージングとして利用する
場合には、厚膜ペーストを用いたパッケージも
開発され、多方面で応用されている。

ハイブリッドICの、もう一つの問題点は、

最終の検査工程である。一般的にいつて、ハイブリッドICは、アナログ回路を中心として開発され、特殊な、より高度の機能を要求されることが多く、そのためそれぞれのICに、特有の検査が必要で、専用の検査治具を必要とすることが多い。したがって、デジタル回路のように、汎用性のある、高速テストを利用することもできず、そのため多くの工程と、習熟者を必要とする。

このような、ハイブリッドICの、製造技術上、いくつかの問題点はあるが、今後のハイブリッドICの動向を考えた場合に、重要と考えられる点についてまとめてみると、

(1) 素子についてのみでなく、機能の高集積度化。

そのための、パターンの細密化、多層化、半導体ICの組み込み技術をも含めて、高集積度の技術。

(2) 機能の高度化、精密化。

ハイブリッドICは、半導体ICの現状の技術ではまだむずかしい分野のIC化に、ある意味では適合しているともいえる。したがって、技術レベルの高い、精度の高い機能を作り出す、ソフト、ハード・ウェアの技術。

(3) 多品種、少量生産を考慮に入れた、量産技術の確立。

当然なことであるが、ハイブリッドICとしての技術レベルを低下させることがあってはならない。

3. 印刷、焼成工程

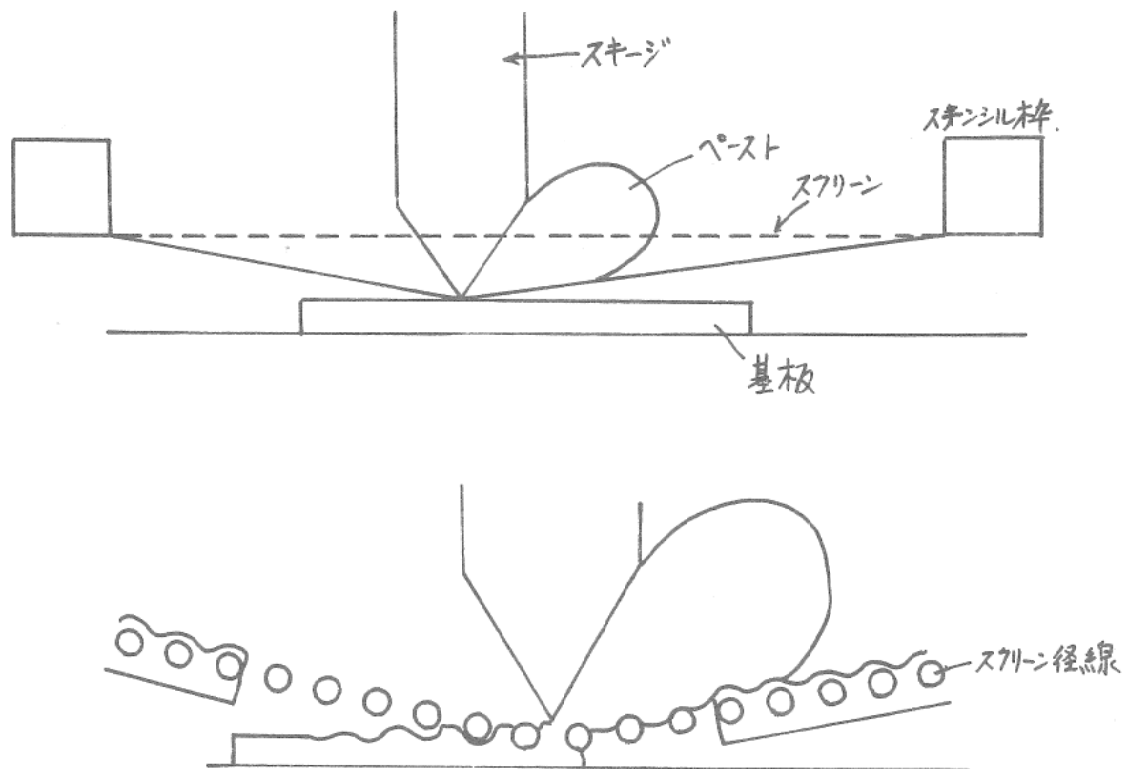
厚膜ハイブリッドICの基本となるのは、印刷の技術である。パターンを作る上での経済性、フレキシビリティ、に加えて、適度なパターン精度が得られるところから、一般的にはステンレス・メッシュを基盤としたステンシルが用い

られる。必要なパターンの精度、寸法(巾、線間隔、厚み)によって、用いられるスクリーンのメッシュは異なるが、100~250メッシュのものが、一般的に使用される。しかし、このようなステンシルを用いた場合の限界は、メッシュを形成している、ワイヤーの線巾の範囲の誤差はさけられないことである。このような誤差を、極力小さくおさえる方法としての、パイアスバリは、印刷されるラインに対し、45°の角度でワイヤーがはしるため、線のエッジの部分の誤差を約半減し、細い線の印刷を容易にする。

しかし、製版に用いるエマルジョンは、印刷工程中に加えられるストレス(曲げ、圧力等)により、磨耗してゆくので、パターンの精度は徐々に悪くなって、最終的には損傷し、作りなおす必要が生ずる。

このステンシルの寿命をのばし、パターンの精度を維持するために、メタル・マスクが用いられる。スクリーン印刷の原理は、第2図に示すように、可撓性のあるスクリーンを、印刷スキージで加圧、変形させながらスキージを移動させ、スクリーン上のペーストを、スクリーンを通して押出し、基板上にうつしとるもので、基板からのスクリーンの分離は、スクリーンのもつ弾性を利用して、スクリーンがもとに復元することによりおこなう。したがって、乳材の代わりに、金属箔をはりつけた、メタル・マスクでは、メタルの変形が少ないので、上述の、いわゆるOFF・CONTACT法には問題がある。したがって、パターンを形成している、必要最小限の部分に、メタル・マスクをはりつけ、周辺部分を従来の乳材でカバーすることにより、OFF・CONTACTに適合させていることが多い。

しかし、最も高い精度と、長い寿命をもたせ



第2図 スクリーン印刷の原理

るためには、ソリッド・メタル・マスクが用いられる。これは、うすい金属箔を両面からエッチングし、片側から小さな穴を、反対側からパターンをエッチングして、中間でつないで、ペーストを小さな穴から供給する。この場合も、多少の変形は可能であるので、ステンシルと基板との間のギャップを小さくした形での、OFF・CONTACT印刷も可能であるが、いわゆるON・CONTACTによるのが普通である。このマスクは、コストが高くなり、設備そのものにも費用が必要なのでほとんど、きまってしまう、設計変更のないパターンに利用しないと、問題が多い。先の乳材マスクは、コスト的にも安価で、簡単にできるので、設計変更もきわめて容易におこなうことができる。

印刷方法そのものについても、一般におこなわれている、OFF・CONTACT法は、ステンシルの変形、復元を利用しているが、基板

とステンシルのブレイク・オフを、ステンシルまたは、基板の上下運動によっておこなうのがON・CONTACT法で、印刷をおこなっている時には、基板とステンシルは密着しており、ペーストの、基板への移しかえがおわると、ステンシルあるいは、基板が移動し、ギャップを作つて基板を取出す。

このような、種々の方法で印刷される、パターンの精度は、基板の表面状態、ペースト、印刷条件にもよるが、最適の条件でおこなった場合、第1表に示すような値まで可能である。

印刷の工程では、たゞ単に細い線を作り、集積度を上げるというのみではなく、抵抗値の精度をあげるためにも、パターンの精度をあげる必要がある。抵抗値は、その巾、長さ、厚みによってきまるが、前二者は、それぞれ、抵抗、電極のステンシルの初期精度、そのバラツキ、使用中の損傷、さらには印刷パターンのエッチ

第 1 表 印刷限界の一例

ステンシルの種類	線 巾 (μ)	線 間 隔 (μ)
200メッシュ 間接法	約 150	約 100
間接法	約 120	約 80
325メッシュ 直・間接法	約 80	約 60
メタル・マスク	約 70	約 50
ソリッド・メタル・マスク	約 50	約 25

のどれ等に左右される。厚みは、使用しているステンシルの左右される要素も大きい。印刷技術によることが多く、精度の良い、取扱いの容易な印刷機がのぞまれている。最近市販されている、TORSION-BAR方式の印刷機は、スキージの圧力を常に一定に保つ考慮がはらわれており、非常に精度の良い印刷が可能である。

抵抗値を支配する、いま一つの大きな要因は、比抵抗である。この比抵抗は、ペーストの配合にもよるが、その支配的な要因は、焼成条件である。この焼成条件は、製品の信頼性をも支配する、重要な因子で、その見地からきめる必要があるが、

- (1) 焼成温度のプロファイル
- (2) 各部温度(とくに最高)のコントロール精度。
- (3) 焼成雰囲気

等で、これらの因子に支配されることの少ない、材料を選択することは勿論であるが、これらの制御を、完全におこなってはじめて、安定に抵抗素子が作り得るといえるであろう。この

ような焼成をおこなう炉は、通常、いくつかの部分に分割し、そのそれぞれのゾーンを別々にコントロールする方法をとっているが、各部分の設定温度と、コンベア・スピードでその温度プロファイルはきまる。従来最も多く使用されていたAg-Pd系の抵抗ペーストは、焼成条件による影響がきわめて大きく、そのコントロールがむずかしい。しかも、同一のプロファイルに設定し、同一の雰囲気にもつように調整しても、必ずしも同一の結果が得られるとは限らず、微妙な調整を必要とする。最近、大中に採用されてきている、Ru系では、それ程敏感ではない。

4. トリミング

厚膜ハイブリッドICに用いられる抵抗材料は、いわゆる混合系で、本質的に、統計的なバラツキが大きい。

抵抗ペーストが、本質的にもつ、比抵抗のバラツキに、印刷における形状からくるバラツキ、焼成条件による比抵抗の変動、バラツキ等が、加算されると、可成大きなバラツキを覚悟する

必要がある。同一のペーストを用い、適切な設計をおこなうと、2つの抵抗値の比、およびそのTCRのトラッキングの精度は非常に高くとれる。したがって、回路的に、抵抗値の比が重要であるような部分、あるいは、回路設計で抵抗値の比を利用するようにすると、このバラツキはそれ程問題とはならなくなる。

単独の抵抗体としては、30%程度までのバラツキは考慮しておく必要があり、10%以内に入れるのは、可成の努力を要する。また、もしたとえ、±10%範囲内にバラツキがおさまったとしても、その中心値の変動(ロット間変動)が問題となる。したがって、特殊な場合をのぞき、全体としての歩どまりを上げるために、トリミングを前提とした設計および工程の編成をおこなうのが普通である。

このトリミング方法については、現在までに、非常に多くの方法が考えられ、検討されているが、現在では、最も多く用いられているのは、研磨粉をほせいノズルから、高圧空気により噴射し、抵抗体をゆずり取る、サンド・ブラスト法である。この方法では、噴射された粉は、ノズルをはなれるにしたがって、開いてくるため、ある程度の拡りをもつ。そのために、切削する寸法に、おのずから制限をうけるし、切削してはいけないパターンが近接している場合、注意をしないとけずり落してしまう等の危険性がある。このような、サンド・ブラスト法の欠点は、

- (1) 研磨粉が飛散してよごれる。
- (2) 必要のない部分を、切削または、きずつけ易い。
- (3) したがって、パターン上に余分なスペースが必要。
- (4) トリミング速度があまり早くない。
- (5) トリミング速度と関連するが、精度をあまり高くするのは、生産性の立場からむづかしい。

しい。

等であるが、設備コストが安価で、作業も容易にでき、現在のレベルでは、それ程問題がないので、最も一般的なトリミング方法である。

このような、サンド・ブラスト法では、最小0.1mmφのノズルが使用できる。一方、トリミング・スピード、トリミング精度についても、トリミング中の基板の送り速度を制御し、目標の抵抗値に近づくにしたがって、送り機構を減速し、オーバー・シュートをなくす等の方法により、トリミング精度を、トリミング速度をおとすことなく、上げることも考えられている。

トリミングの精度をおとす、もう一つの要因は、トリミング停止の信号で、高圧空気の噴出をとめても、ピンチ・バルブからノズルの間に残留している研磨粉が噴射され、けずりすぎの原因となることである。ダイナ・トリムといわれる方法は、トリムストップ信号に対する応答速度を早くし、ノズルが瞬間的(約200μs)にスナップバックされるように設計されている。このような方法により、第2表にまとめたように、高速度で、精度の高いトリミングを可能としている。

このように、精度、速度についての多くの改善はおこなわれ、大巾な進歩はあるが、トリミングのための余分のスペースを必要とすることは、集積度を上げ、抵抗素子の面積をも極力小さくしてゆこうという、技術方向に対しては、多くの問題を残している。このような、微細な

第2表 ダイナ・トリム方式の速度と精度の関係

トリミング速度	トリミング精度
10 mm/sec	± 1 %
2 "	± 0.3
0.8 "	± 0.1

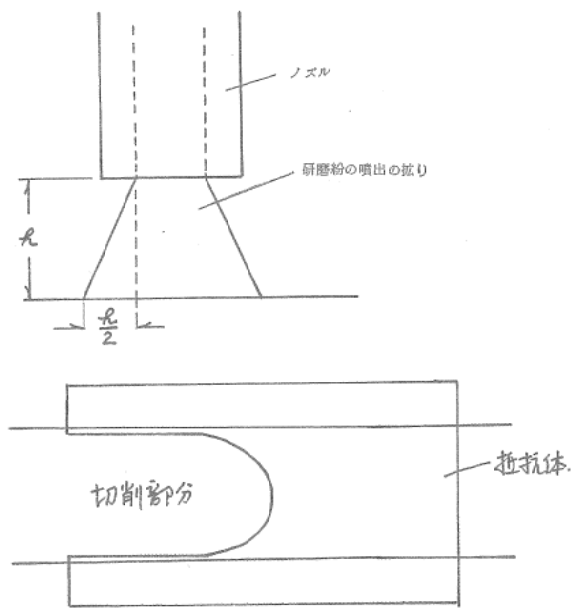
トリミングについては、最近、レーザー・トリミングが検討され、採用されつつある。レーザー光により、抵抗素子を極部的に加熱し、溶断するもので、抵抗体としての組成の変化もあるようである。トリミング後の抵抗値の安定性に、まだ若干の問題が残されており、その変化のメカニズムも完全に解明されているとはいえず、今後の課題といえる。サンド・ブラストでは、サンド・ブラスト装置を含めて、コスト的に安価であるので、多数の抵抗体をトリミングする場合には、直列に、トリミングステージをならべる、いわゆるマルチ・ヘッド方式をとるが、レーザーの場合、装置コストが高いが、トリミング速度が非常に速いので、1ヘッドで、NC等によってトリム位置を動かし、全体をミニコンで制御する方式がとられている。

レーザーの場合には、ほとんど瞬間的にトリミングがおこなわれ、±0.5%の範囲内のトリミングならば、1時間に7200個の抵抗のトリミングが可能であるといわれている。いづれにしても、レーザーか、サンド・ブラストかは、その性能上の問題が完全に解決したとして、設備の投資効率の問題であろう。第3表は、数年前に、米国において、レーザー・トリマーのメーカーが試算した例で、多少のひいき目はあるとしても、レーザーのコストは可成大巾に安くついている。

現在では、米国の多くのメーカーは、レーザー・トリムを採用しているが、特殊な製品を生産し、規模としてそれ程大きくないメーカーでは、サンド・ブラストが主である。いづれにしても、作る製品の内容、種類、その生産規模等

第3表 レーザーとサンド・ブラストのコスト比較

	レーザー	サンド・ブラスト
年間時間数	4,000時間	4,000時間
設備コスト	\$ 70,000	\$ 18,000
減価償却費	23,333	6,000
稼動コスト	1,000	8,000
労務費	28,000	28,000
年間コスト	\$ 52,333	\$ 42,000
時間あたりトリム数	7,200	600
年間トリム数	28,800,000	24,000,000
1000個あたりのコスト	\$ 1.82	\$ 17.50



第3図 サンドブラスト

を考えて、いずれかにきめてゆくべきであろう。

5. 能動素子を含む、部品の組立て

ハイブリッドICの製造工程中で、最も習熟を要し、信頼性の点からも最大の問題となるのは、半導体素子のボンディングである。現在、最も多いのは、ワイヤ・ボンディング用のチップを、直接に、ダイ、ワイヤ・ボンディングして組込む方法である。この方法の利点は、

- (1) 現在、量産され、市販されている半導体の殆どすべてのものが利用できる。
- (2) したがって、チップ・コストが安く、
- (3) 部品の選択、設計の自由度が大きくなる。
- (4) 供給が比較的らくである。

等であるが、一方欠点として、

- (1) 量産する場合、多数の習熟した作業員が必要
- (2) 信頼性管理を厳重にしないと、問題がある。
- (3) 特性の分類ができない。

等で、とくに多数の半導体ICのチップを同一基板上にのせたい場合に、膨大な数のワイヤ

・ボンディングが必要となる。したがって、必然的にワイヤレス・ボンディングの方向をとることが要請される。

ワイヤレス・ボンディングの方法としては、衆知の如く、

- (1) ビーム・リード法 (WESTERN社)
- (2) フリップ・チップ法 (IBM社)
- (3) スパイダー法 (MOTROLA社)
- (4) STD法 (GE社)

等がある。前二者は専用のチップが必要で、ビーム・リード、あるいはパンプを作るための工数が附加され、チップ・サイズも大きくなるので、チップそのもののコストは高くなる。

(現在の日本では、通常のチップの約4~5倍) フリップ・チップ、ビーム・リードを用いた場合の、チップ・コストの損益分岐点は、使用する側の工程、技術レベル等によって変わるが、1.2~2倍をきった場合にはじめて、コスト的なメリットが得られるものと考えられる。後の2つの方法は、標準的なチップを利用する方がより良いが、原理的には、市販の、通常のチップを用いても可能である。

信頼性の要求が強く、マルチ・チップによるLSIアプローチをおこなう場合には、コストの問題よりも、技術上の問題が優先する。したがって、当然ワイヤレス・ボンディングの採用を考える必要がある。フリップ・チップを用いる場合は、厚膜ICでは、はんだのリ・フロー法によるのが通常である。ボンディング設備そのものも、市販されているし、自動機についても、すでに入手可能な状態となっている。

ビーム・リードは、Auのビーム・リードを熱圧着するのが普通で、WOBBLINGにより全体のビームを完全に圧着している。これらの、いずれの方法についても、素子を接続するパターン印刷精度(寸法および位置)が重要

で、精度の良いパターン作成がポイントとなる。

このようにして組立てた、能動素子は、通常、シリコン樹脂等を用いてパッシベーションをおこなう。シリコン素子そのものも、パッシベーションをほどこしてあることが多いが、ハイブリッドICの場合には、後の取扱いが荒いので、特別な配慮が必要である。このような工程に問題がある場合、技術的に困難な場合には、完成品のTRをはんだ付けで組込むこともあるが、コスト的な問題、はんだ付けの信頼性の問題等があり、あまり好ましい方法ではないと考えられる。しかし、現実の問題としては、厚膜ハイブリッドは、はんだ付けが容易にできるので、多くの製品がこのような形で生産されている。

半導体素子以外の部品として、最も多く使用されているのは、コンデンサで、場合によっては抵抗を入れる。

一般的にいて、抵抗を基板上に形成することは容易であるが、印刷等によりコンデンサを作ることは、そのペースト材料に良いものが得られないこともあるが、まだ一般化されておらず、ほとんど製品化されていない。膜化されたコンデンサは、その厚みを非常にうすくできるため、誘電体の ϵ が比較的小さくとも、それ程大きな面積を占有しないでコンデンサを作ることが可能である。とはいっても、現在の所では $100 \sim 200 \text{ PF/mm}^2$ 程度が得られる容量値の限界で、特性的にも、まだ十分とはいえない。したがって容量の小さいコンデンサはともかく、ある程度の容量のコンデンサを入れようとすると、可成の面積を占有する。実際のパターンでは、配線のための導体の引まわし、クロス・オーバー、抵抗素子等のため、可成な面積を占有し、コンデンサを膜化の形で入れることはむずかしい。)とくに、多数のコンデンサを入れる場合に、大きな問題となる。したがって、通常用

いられることの多い、数百PF～数万PF程度のコンデンサは、積層セラミック・チップコンデンサ、それ以上の場合には、超小形のタンタル・コンデンサ・チップを用いる。セラミック・コンデンサの場合は、容量値(誘電率)と、その温度特性の間に相関があり、逆に使用上の要求からみても、小容量の場合には、温度特性が良好で、精度の高いことを要求される例が多い。チップコンデンサを実装するには、小さな電極に、コンデンサの電極をはんだづけし、両電極間の誘電体の基体部分は、その絶縁性を利用し、集積度を上げるために、その下部に導体をはしらせ、クロス・オーバーのブリッジとして利用することが多い。

チップ・コンデンサはそのコストが高く(個別のセラミック・コンデンサの6～10倍)、実装のコストも高くつくが、実装密度、要求性能の点から、コンデンサを入れなければ、要望のみたされないような製品に入れられている。

チップ抵抗は、全体の抵抗素子の値のバランスを考えて、とくにとびはなれた値のものが入っている場合に、その一つの素子を印刷、焼成する代りに入れることが多く、その抵抗体面が十分に絶縁されていれば、クロス・オーバーのブリッジとして利用できる。最近では、シリコンの基板の上に、タンタル薄膜抵抗器をつけた、チップ抵抗も使われだしている。これは、小形であり、しかも安定度も高く、とくにペアになった抵抗素子の入ったものでは、その比の精度、トラッキング性がすぐれているので、数多く使われだしている。

これらの部品を取付ける場合には、ほとんどはんだ付けをおこなうが、リ・フロー、はんだ浸漬等により、引出しリード線をも含めて、全部を一度に接合する工法がとられる。この接合の場合、はんだの種類、温度、時間等の条件は、

接合の強度、信頼性を大きく左右するので、この条件の選択については、各社なりのノー・ハウを確立している。ICが高温で使用される場合には、はんだ中のSnと、電極材料中のPdが反応し、電極の接着強度を劣化させるので、Pb90%—Sn10%の高温はんだを使用した方がよい。

6. 検査、スクリーニング

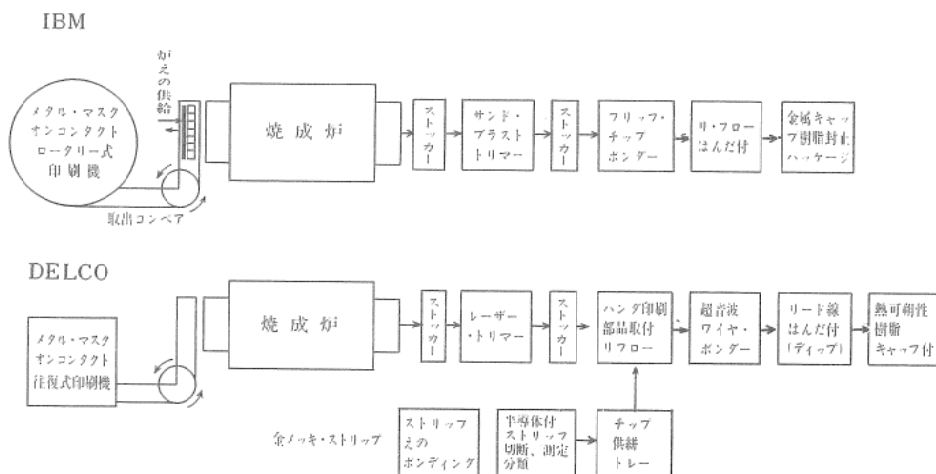
ハイブリッドICは、現在の所、アナログ回路が多く、その要求される機能も多岐にわたり、さらに高度化される傾向が強い。したがって、個々の品種について、それぞれ個有の検査方法検査治具を準備し、使用することが多く、汎用の高速度な、テスターを用いることはむずかしい。この検査は、ハイブリッドICの生産工程において、大きな問題となる。現時点においては、個々の製品について、要求される仕様を打合せ、検査項目、各項目の試験方法をきめて、必要に応じ、検査治具を製作、交換して、出荷、受入時点でのくいちがいによるトラブルを少なくする。しかし、いずれにしても、各項目について、個々の測定器(品種により大巾に変わる可能性が大きい。を目的に応じて組合せ、それぞれの合否を判定することが多い)。特殊な目的に

対しては、シミュレータを作り、実働に近い状態で計測をおこなうこともある。いずれにしても、人手と、(ある場合には非常に習熟した人手を必要とする)時間を要する。このような測定に対し、今後コンピュータの導入により、しかも多種の項目についての組合せを、任意に選択し得るような、多品種の製品の検査を合理的におこなうような設備の検討が必要であろう。

ハイブリッドICは、中間工程において、目視、あるいは測定をおこなって、何回かの検査の網を通すことが多い。したがって、各工程の中間で、それぞれスクリーニングがおこなわれているとも考えられる。しかし、信頼性を確保する上からは、最終製品、少なくとも機能が附与された状態での、適切なスクリーニングがおこなわれるべきである。どのようなスクリーニングが適当であるかは、その製品の構成、用途、要求される信頼度レベル、信頼度設計の内容、製造のために通ってきた工程の管理レベル等により異なり、それぞれに適合したスクリーニングが設計され、実施されている。

7. ハイブリッドICの量産工程の一例

ハイブリッドICは、その生産性、量産性の



第4図、IBM、DELCOの工程

点では、半導体ICに一步をゆずるといわざるを得ないであろう。多品種、少量生産にむき、設計変更が比較的容易であるとはいえ、やはり多量に、量産工程にのせることが最ものもましいことはいうまでもない。また、一方、ハイブリッドICの重要な課題である、精度の向上は、しばしば量産機の生産性と相反する傾向にある。

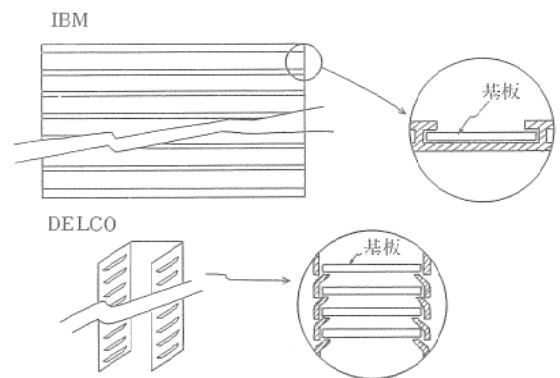
したがって、精度をおとさず、多品種の生産で切替のロスが少ない量産工程の合理化が課題といえよう。この目的にあつた合理化設備は、各社ごとに開発、導入をしている。合理化ラインの基本となるのは、各工程のつなぎの部分で、各個々の設備は合理化され、性能のよいものが入手できるが、一つの工程から、つぎの工程への間をいかにうまく、人手のかゝらないようにつなくかが、合理化ラインの成否の鍵といえるのではなからうか。ハイブリッドICのメーカーは、数多くあるが、その中で代表的なのは、米国のIBM、DELCO、WESTERN社等であろう。この中、前二者は厚膜である。この両者は、対照的な製造工法をとっているので、両者の工程を比較しながら、説明を加えてゆく。

IBM社、DELCO社ともに、メタル・マスクで、オン・コンタクト印刷をおこなっているが、IBMは、スキージの往復する間の時間的なロスをなくすために、ロータリー式の印刷機を使用しているが、DELCOは普通の往復の印刷機を用いている。いずれの場合も炉に直結し、印刷、乾燥、焼成を一連でおこなつてい

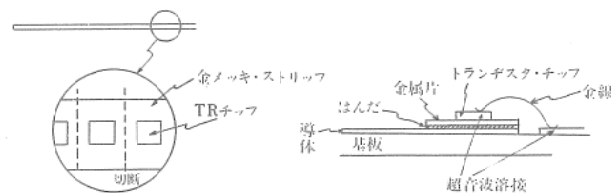
る。この炉を出た後で、基板はストッカーに入れられて、次工程に送られるが、第5図に示すように、IBMは、皿のようになったストッカーに入れ、DELCOはたて形（立形）のストッカーを用いている。したがって、IBMは通常のコンベアを用い、基板の自然落下を利用してストッカーにおさめるが、DELCOは、ホイッピング・コンベアにより基板をはこび、ストッカーにおさめている。

トリミングは、IBMはサンド・ブラスト、DELCOは、レーザーを用いている。それぞれなりに採用の根拠はあるが、IBMの場合には、可成高速でトリミングをおこなっており、精度についても十分な精度を得ている。

半導体素子の取付けは、IBMはフリップ・チップを用い、他の部品の組込みはおこなっていないが、DELCOは、非常に変わった工法を採用している。第6図に、その概略図をふすが、巾1mm、厚み0.5mm程度の細い、金メッキをほどこしたストリップに連続的に、トランジスタ



第5図、IBMとDELCOのストッカー



第6図 DELCO社のTR実装法

チップを、TCボンディングし、それを切断すると同時に、測定、分類し、分類区分ごとに、トレイに入れる。この金属片を基板に、クリームはんだを印刷した上にのせて、リ・フロー法により、はんだ付けする。この時に、チップ・コンデンサも同時に、はんだ付けする。このように、はんだ付けをおこなうため、ワイヤ・ボンディングは温度を上げられないので、Au線を超音波でつけている。

リード付けは、IBMは基板にあけた穴にリード線をさしこんでいるが、DELCOは、はさみ込み形のリード線を圧入して、これをディップによりはんだ付けしている。DELCOの場合、半導体のパッシベーションは、後からはしていないようで、そのため、リード線のはん

だ付けは、リード線の側から、引出しのランド迄をはんだ槽に浸漬して、はんだ付けしている。パッケージングは、IBMは、金属製の箱の中に入れて、基板の裏面を樹脂でかためている。一方DELCOは、熱可塑性の樹脂ケースを基板にかぶせ、そのケースについている耳を加熱、軟化させておりまげ、基板のうらで固定している。

この両社の方式は、それぞれに特長があり、非常に合理化されているが、両社ともに、社内に大きな需要、IBMはコンピュータ、DELCOはオート・ラジオ、をもつて大量生産している。このような工程を参考として生産技術の確立をおこなうべきであろう。