



短チャネル半導体素子の

ホットエレクトロン現象

バリスティック伝導とドリフト速度のオーバーシュート

浜口 智 尋*

1. 微細半導体素子のホットエレクトロン

最近の半導体素子の微細化は著しく、64KビットのダイナミックRAMの実用化に次いで現在256KビットRAMが可能になりつつある。このような高集積化素子では、電極間隔(MOSの場合ソース・ドレイン間隔)が $1\mu\text{m}$ に近づいている。 $1\mu\text{m}$ の素子にわずか1Vの電圧を印加しても、均一な電界がかかると仮定すると 10^4V/cm の高電界になり、これは半導体の輸送現象という立場からは非常に高い電界領域になっている。電子はこの高電界で加速され、格子温度よりも高いエネルギー状態いわゆる“ホットエレクトロン”の状態になる。よく知られているように、ホットエレクトロンは電流電圧特性に非オーム性(電流飽和や微分負性抵抗)をもたらし、これをうまく利用してガンダイオードやIMPATTなどのマイクロ波発振素子などの実用化に成功している。このホットエレクトロン効果は微細加工半導体素子では、“望ましい効果”と“望ましくない効果”をもたらすことが考えられる。望ましくない効果としては、(i)低電圧で電子の衝突電離(impact ionization)を来す、(ii)ホットエレクトロンがMOSの酸化膜に注入されゲートに悪影響を及ぼす。これら二つの効果は微細化とともに低い電圧で起こるために超LSI化が進むにつれますます問題が深刻化しつつある。反面、微細化が進むと半導体物性研究上非常に魅力的な現象が予測され、これを使えば従来にない新しい高速デバイスの実現が可能であると考えられるため世界的な注目をあつめ、ここ2~3年理論、実験共にこの方面の研究を行う者が増えている。その興味ある現象の一つが、(iii)電子が衝

突することなく電極間を伝わるバリスティック伝導(ballistic transport)でもう一つは(iv)電子のドリフト速度が長い試料(バルク試料)の数倍になるオーバーシュート効果(overshoot effect)である。ここでは我々が過去約2年間にわたって研究を行って来た(iii)と(iv)の現象についてその一端を紹介させていただく。紙数に制限があるので詳しい内容については何らかの機会に報告したいと考えている。

2. バリスティック伝導

電極間隔を d 、電子の平均自由行程を λ とすると、 $d < \lambda$ のとき電子は散乱されることなく電極間を通り抜け真空管ダイオード中の電子に似た振舞いをし、電流密度 J が印加電圧 V に対して $J \propto V^{3/2}$ となる、いわゆるLangmuir-Childの法則に従う領域が現われる。これをバリスティック伝導の条件を知るため代表的な半導体であるSiとGaAsについて考えてみる。電子の有効質量 m^* 、電荷量 e 、緩和時間 τ 、熱速度 v_{th} 、移動度 μ 、格子温度を T とすると次の関係が成立する。

$$v_{th} = \sqrt{3k_B T / m^*}, \quad \mu = \frac{e\tau}{m^*} \quad (1)$$

$$\lambda = \tau v_{th} = \frac{\mu}{e} (3k_B T m^*)^{1/2} \quad (2)$$

表1はSiとGaAsの300Kと77Kにおける

表1 SiとGaAsの300Kと77Kにおける平均自由行程

	m^*/m	T[K]	μ [$\text{m}^2/\text{V}\cdot\text{S}$]	λ [μm]
Si	0.33†	300	0.145	0.25
		77	1.5	0.41
GaAs	0.068	300	0.80	0.59
		77	20.0	1.5

† $m^* = (m_t^2 m_l)^{1/3} = 0.33m$, $m_t = 0.19m$, $m_l = 0.98m$

*浜口智尋 (Chihiro HAMAGUCHI) 大阪大学, 工学部, 電子工学科, 助教授, 工博

(2)式より求めた平均自由行程を示しているが、いずれも $1\mu\text{m}$ 程度であり現在の超 LSI 技術で実現可能な領域にある。バリスティック伝導を記述する式は Shur と Eastman¹⁾ によれば、電子密度 N ポテンシャル U を用い

$$J = Nev \quad (3)$$

$$\frac{d^2U}{dx^2} = \frac{e}{\kappa\epsilon_0}(N - N_D) \quad (4)$$

$$v = \left(\frac{2eU}{m^*}\right)^{1/2} \quad (5)$$

で与えられる。(4)式はポアソンの式で N_D はドナー密度である。この式は陰極 ($x=0$) で $U(0)=0$ $dU/dx=0$ と仮定すると解析的に解け、容易に電流電圧特性が求まる¹⁾。図1は

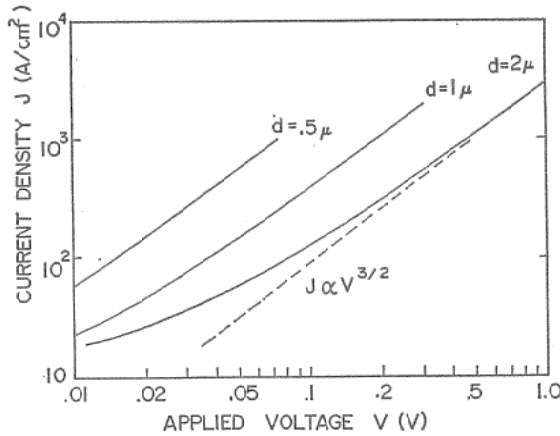


図1 GaAs ($N_D=1 \times 10^{13}\text{cm}^{-3}$) におけるバリスティック伝導領域の電流電圧特性の計算結果

$d=0.5, 1, 2\mu\text{m}$ の GaAs に対する電流電圧特性を(3)~(5)を解いて求めたもので、高電圧で Langmuir-Child の法則

$$J = \frac{4}{9} \sqrt{\frac{2e}{m^*}} \frac{\kappa\epsilon_0}{d^2} V^{3/2} \quad (6)$$

に近づくことがわかる。このようなことから電極間隔の短い GaAs を用いて $J \propto V^{3/2}$ の特性を見出せばバリスティック伝導の証明になるのではないかとの予測のもとにこれまでに Zuleeg²⁾ と Eastman³⁾ のバリスティック伝導を観測したという報告がある。しかしこれらの実験のみからバリスティック伝導と結論できないことは我々の最近の研究から明らかとなった。これについては一部を後で述べる。

3. ドリフト速度のオーバーシュート

半導体の電子に対する運動量 m^*v とエネルギー ϵ の満たすべき式は電界 E の下で

$$\frac{d}{dt}(m^*v) = eE - \frac{m^*v}{\tau_m} \quad (7)$$

$$\frac{d}{dt}\epsilon = eV E - \frac{\epsilon - \epsilon_L}{\tau_\epsilon} \quad (8)$$

で、 ϵ_L は格子と平衡状態にあるときの電子エネルギー、 τ_m, τ_ϵ は夫々運動量とエネルギーの緩和時間である。通常 $\tau_\epsilon \gg \tau_m$ が成立するので、 $\tau_m < t < \tau_\epsilon$ の時間 t あるいはこの時間で電子が電極間を通過するような短かい試料を考えると、電子エネルギーの緩和が十分に起こらないため $\epsilon \approx \epsilon_L$ である。電子の移動度は $\mu = e\tau_m(\epsilon)/m^*$ で与えられるからこのような短時間では μ は減少しないため $v_d = \mu E$ で、ドリフト速度 v_d はバルクの値 (ホットエレクトロン効果で飽和の傾向を示す) よりも大きな値に達する。これがドリフト速度のオーバーシュートで、Ruch⁴⁾ により初めて指摘された。短チャネル素子を用いるとドリフト速度がバルクの数倍になるということはデバイスの特性を数倍改善できるということから大きな注目をあつめここ数年来ドリフト速度のオーバーシュートを測定しようとする試みがベル研究所を中心に行われて来たが満足すべきデータは報告されていない。

4. 我々の研究結果

4.1 バリスティック伝導

印加電圧を V とすると陰極を出て陽極に達するまでに電子は $\epsilon = eV$ のエネルギーを得る。GaAs を例にとると電子の散乱確率は $\epsilon > 0.036$ eV で極性光学フォノン散乱、 $\epsilon > 0.33$ eV で Γ 点の電子が L 点のバレーに散乱される確率が急増する (夫々 $10^{13}/\text{sec}$, $10^{14}/\text{sec}$) ため平均自由行程が短くなる。この点を考慮すると $V < 0.036$ [V] でバリスティック伝導の可能性が最も高くなるが、これはデバイスの動作電圧として雑音の影響を考えると少し低電圧過ぎることも予想される。Shur と Eastman¹⁾ の解析は実際の半導体素子の形状に基づく境界条件を正確に取り入れていない点に欠陥がある。

N^+N^+ 構造の半導体における電子分布をドリフト電流支配の下で(4)式と

$$J = Ne\mu \frac{dE_f}{dx} \quad (9)$$

$$N = N_0 \exp \{ (eU - E_f) / k_B T \} \quad (10)$$

を用いて解いた結果は図2のようになる⁵⁾⁶⁾.
ここに E_f は擬フェルミエネルギー, N_0 は伝

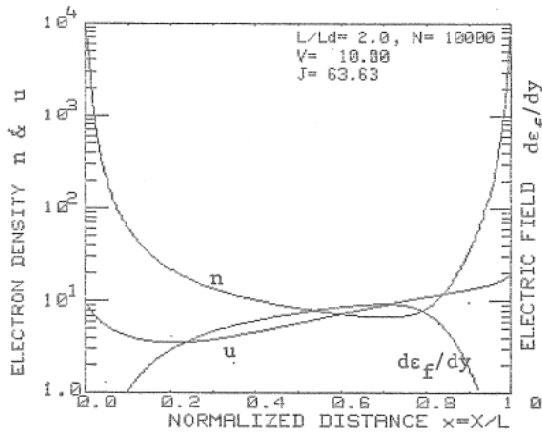


図2 電極間隔 L とデバイ長 $L_d = \sqrt{\kappa\epsilon_0 k_B T / e^2 N_D}$ の比 $L/L_d = 2$, $N^+/N = 10^4$ の GaAs における電圧管 $eV/k_B T = 10$ の場合の電子密度 $n(x)$, ポテンシャル $u(x)$ と電界 $d\epsilon_f/dy$ の分布. いずれも規格化した量. $u = eU/k_B T$, $\epsilon_f = E_f/k_B T$, $y = x/L_d$

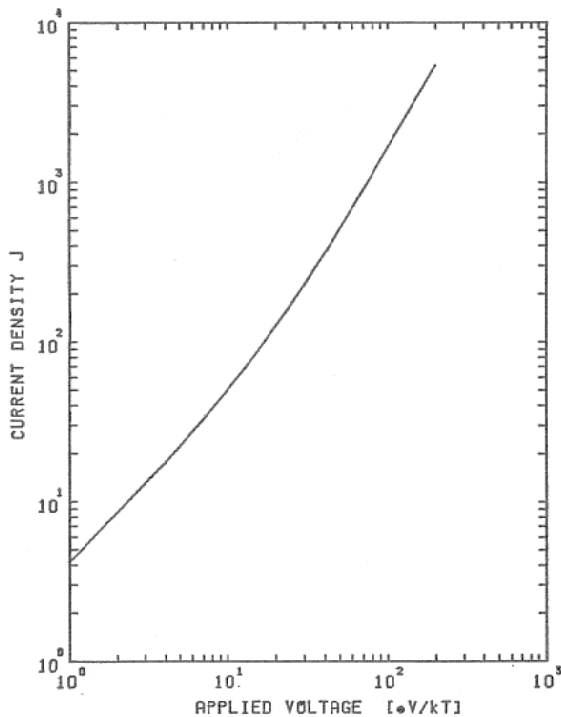
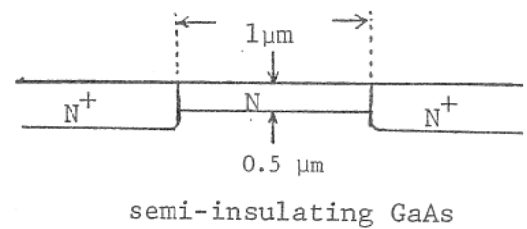


図3 $L/L_d = 2$, $N^+/N = 10^4$ の規格化した電流電圧特性 (GaAs の計算結果で $\mu = \mu_0 =$ 一定)

導帯の有効状態密度である. $\mu = \mu_0 =$ 一定と仮定して, (4), (9), (10) を連立して解き電流電圧特性を求めると図3のようになり高電圧で $J \propto V^{3/2}$ の特性が現われる. これは図2のように電子が空間電荷を作るために起こるもので空間電荷制限電流の一種であると考えられる. 従って $J \propto V^{3/2}$ 特性を実験から求めてもバリスティック伝導と結論することはできない⁵⁾. 次に図2の結果を見ると電子の空間分布のために電界により加速される部分は試料の中央付近に限定される. この領域を通過した電子が陽極に近づくとこの部分の高密度電子により極性光学フォノンが遮へいされ散乱確率が減少する. 従ってバリスティック伝導の起こる可能性が少し増加する. これらの点を十分に考慮してバリスティック伝導を根本的に見直す必要がある⁵⁾.

4.2 ドリフト速度オーバーシュートの観測

紙数の都合で詳しい説明はできないが, これまでに報告されている測定法はおおよそ次の二通りである. (i) サブピコ秒レーザパルスで電子と正孔を励起し高電界下でドリフト運動させ, その時の吸収係数の変化 (フランツ・ケルディッシュ効果による electroabsorption) より測定する. (ii) 高電界を印加してサブミリ波レーザを用いて交流導電率を測定する. いずれの方法も電界が均一にかかっていると仮定しており欠点が多い. (i) の方法は著者が以前に Ge や Si のホットエレクトロンの研究に用いたマイクロ波吸収法と同じである. 我々は最近, 全く新しいしかも簡単で正確にドリフト速度のオーバーシュートを測定する方法を提案した⁶⁾. 我々の方法は試料の形状に基づく境界条件を正確に取り入れている. 測定には絶縁基板 GaAs に



SAMPLE

図4 試料の形状

イオン注入で作った $N^+N N^+$ 構造をした図4のような試料を用いた。この試料における電流電圧特性を図5に示す。注目すべき点は $1\mu\text{m}$

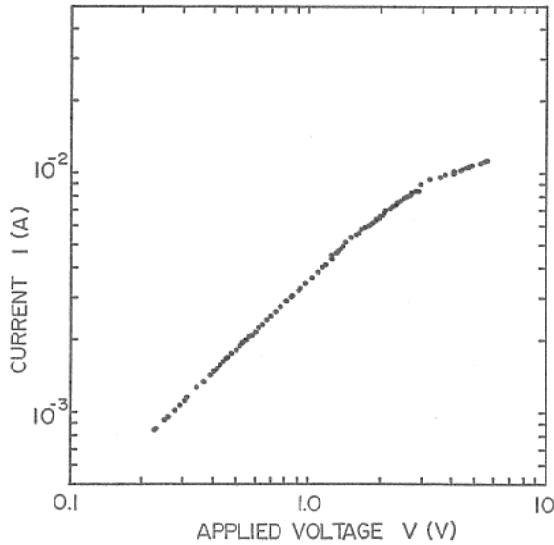


図5 図4の試料における電流電圧特性の測定結果

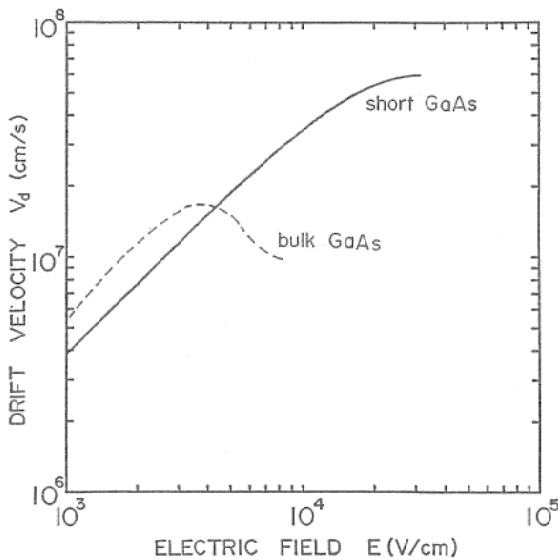


図6 ドリフト速度と電界の関係（オーバーシュート）。(4), (9), (11)式を用いて図5を解析したもの。実線は図5の試料、点線はバルクGaAsのドリフト速度。

の電極間隔であるから 1V で 10^4V/cm の電界に相当するがバルク試料のような Gunn 効果に関する負性微分導電率が現われないことである。我々は(4), (9), (10)式を

$$\mu_0/\mu = (1 + \alpha E^2 + \beta E^4 + \gamma E^6)^{1/2} \quad (11)$$

と仮定して解き、図5に示す電流電圧特性となるように α, β, γ を決定した。これを用いてドリフト速度と電界の関係を求めたのが図6で 20KV/cm で最大値 $v_d = 6 \times 10^7\text{cm/s}$ というオーバーシュートを見出した。図6はバルク特性（約 3KV/cm で $v_d = 1 \sim 2 \times 10^7\text{cm/s}$ の極大値）と大きく異なっていること、オーバーシュートがかなりの電界の範囲で起っている点など非常に興味ある結果を示している⁶⁾。我々の結果によれば $1\mu\text{m}$ 程度の試料で約 1V 印加でデバイスの高周波特性がかなりよくなることを示している興味深い。

〔謝辞〕

本研究は財団法人三菱財団の研究助成を受けて行っているもので、その援助に対し深謝致します。また、測定や計算で協力してくれている寺島郁君、試料の作成や討論で協力して下さった富士通研究所の柴富昭洋氏、柳山脩氏に厚く御礼申し上げます。

文 献

- 1) M.S. Shur and L.F. Eastman : IEEE Trans. Electron Devices, **ED-26**, 1677 (1979).
- 2) R. Zuleeg : IEEE Electr. Dev. Lett., **EDL-1**, 234 (1980).
- 3) L.F. Eastman et al. : Electron. Lett., **16**, 524 (1980).
- 4) J.G. Ruch : IEEE Trans. Electron Devices, **ED-19**, 652 (1972).
- 5) C. Hamaguchi and K. Terashima : unpublished, 第29回応用物理学学会 (昭和57年春 2 a p 5).
- 6) C. Hamaguchi, K. Terashima, A. Shibatomi and O. Ryuzan : 16th Int. Conf. Physics of Semiconductors, (Montpellier, 1982).