

大気圧プラズマCVD法の開発

垣内 弘 章*

Development of Atmospheric Pressure Plasma CVD Process

Key Words : Atmospheric Pressure Plasma, CVD, High-rate Deposition, Functional Materials

1. はじめに

機能薄膜の作製プロセスとして、各種材料を低温で成膜できることから、プラズマCVD (Chemical Vapor Deposition)法が主に用いられている。現在のプラズマCVDでは、通常1Torr以下の減圧下で、固定された電極間にプラズマを発生させ成膜する。そのため成膜速度が遅く、また大面積の電極間に均一なプラズマを維持することが困難であることから、均質な大面積薄膜を超高速かつ低コストで形成することはできない。

そこで、我々は種々の機能薄膜を高速に、しかも低温で形成する新成膜法として大気圧プラズマCVD法を提案し、開発を進めてきた^[1-6]。本成膜法が確立されれば、エネルギー分野では、高品質の太陽電池用アモルファスSi薄膜を高スループットかつ低コストで作製することが可能になる。また、エレクトロニクス分野では、1GbitDRAM等の次世代半導体デバイス製造プロセスにおける、成膜装置の低価格化および製造コストの削減に大きく寄与できる。光学の分野では、放射光用ミラーの基板材料であるSiCの成膜等、基礎科学の基盤技術として貢献できる。さらに、大気圧プラズマは、プロセス用の低圧力と、核融合用の高温・高圧力の中間領域のプラズマとして、これまで利用されずその性質も明らかでない。したがって、プラズマ物理という純粋な

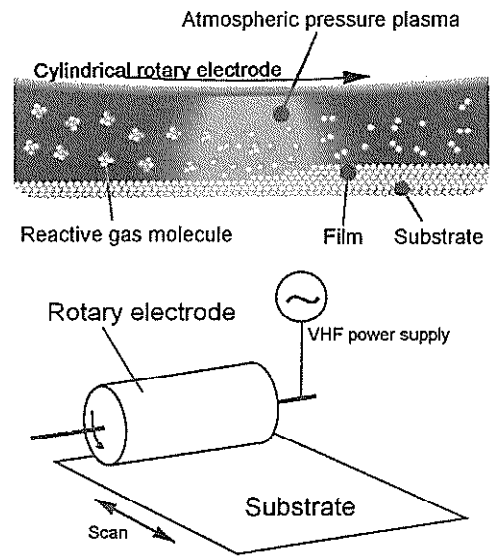


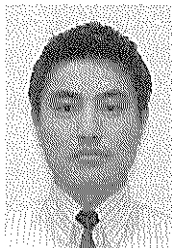
図1 大気圧プラズマCVD法の概念

学問的観点からも、新しい物理現象の発見が期待される。本稿では、これまでに得られた研究成果の一端を紹介する。

2. 大気圧プラズマCVD法について

大気圧プラズマCVD法は、図1に示すように、大気圧という高圧力雰囲気において、高速回転する電極と基板との間で高周波プラズマを発生させ、高密度に生成されたラジカルを利用する新しい高速成膜法である。その特徴は以下のように要約できる。

- ①回転電極の自己冷却効果から大電力投入が可能
なため、減圧下での希薄な雰囲気における従来のプロセスと異なり、成膜速度を大幅に向上させることが可能である。
- ②反応ガスの高速かつ均一な供給により、膜の均質性を高めることができる。
- ③大気圧雰囲気および高周波電界の利用により、荷電粒子の持つエネルギーが小さく、高品質な膜形成が可能である。



*Hiroaki KAKIUCHI
1967年3月17日生
大阪大学大学院・工学研究科・精密工学専攻(現 精密科学専攻)博士前期課程修了
現在、大阪大学大学院・工学研究科・精密科学専攻、助教授、工学博士、薄膜工学、大気圧プラズマプロセス
TEL 06-6879-7269
FAX 06-6879-7270
E-Mail kakiuchi@prec.eng.osaka-u.ac.jp

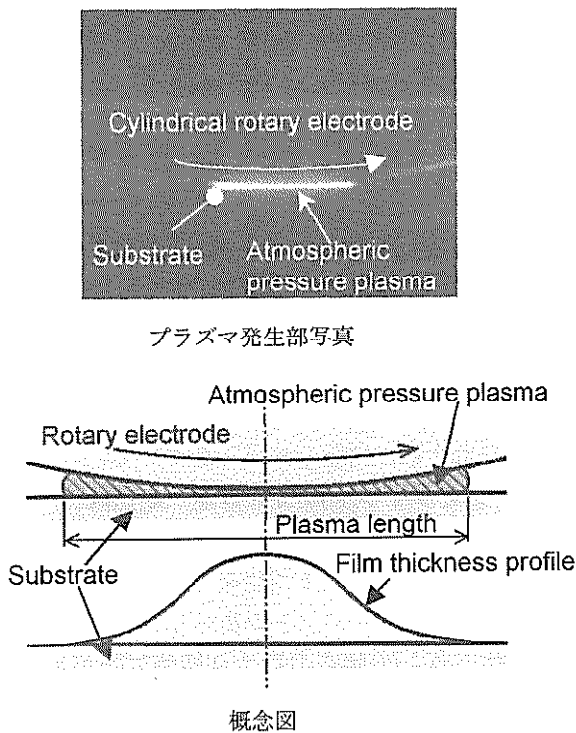


図2 プラズマ発生部写真および膜厚分布概念図

④電極の回転により生じる高速なガス流れによってプラズマ中で生成するパーティクルを成膜領域外に排出できるため、膜質の劣化を抑止できる。プラズマ領域外に排出されたパーティクルは、ガス循環システムによってフィルターにより除去する。本成膜法において用いる回転電極は、図1に示すような円筒型で、電極と基板とのギャップ(成膜ギャップ)にプラズマを発生させると、電極の軸方向に細長く伸びた帯状のプラズマとなる。そのため、基板を回転電極の軸に垂直な方向に走査することにより、大面積基板上に連続的に成膜することが可能である。

図2は、回転電極の軸方向から見たプラズマ発生部の写真および基板非走査時に得られる膜厚分布の概念図である。形成される薄膜の膜厚は、中央の最小ギャップ部の位置で最も厚く、流れの上流側および下流側に向かってほぼ対称な分布を有する。本成膜法における成膜速度は、この最大膜厚部の成膜速度として定義し、基板走査により基板全面に成膜した場合の平均成膜速度とは区別して取り扱う。

図3(a)は、反応ガスとして SiH_4 と H_2 を用い、基板を走査することにより形成されたアモルファスSi(a-Si)薄膜の外観写真である。同図(b)は、作製したa-Si薄膜の表面および断面を走査型電子顕微鏡

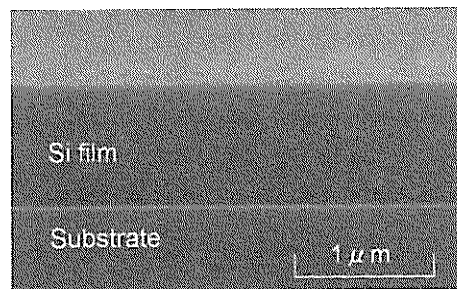
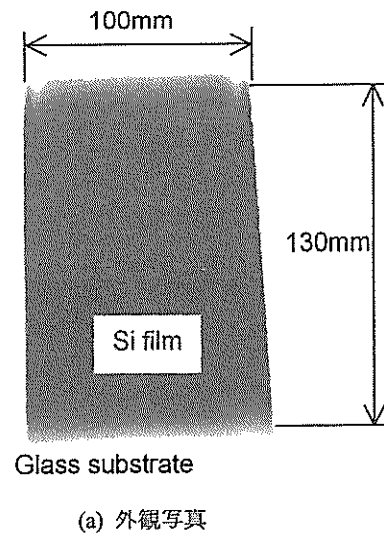


図3 ガラス基板上に形成したa-Si薄膜
(a) 外観写真
(b) 膜表面および断面のSEM写真

(SEM)により観察した一例である。このように、表面にはパーティクルや凹凸が見られず、均質なa-Si薄膜が形成できている様子が分かる。

3. 最近の研究成果について

3.1 太陽電池用アモルファスSiの高速成膜

図4は、反応ガスとして SiH_4 と H_2 を用いた場合

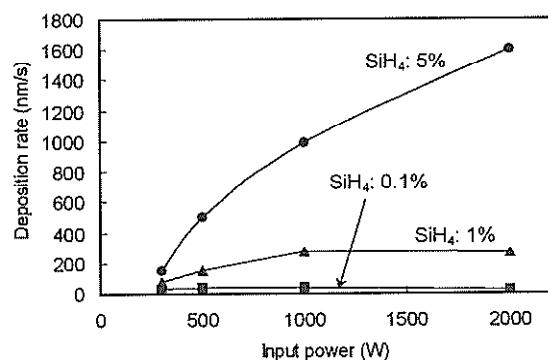


図4 a-Siの成膜速度の投入電力依存性

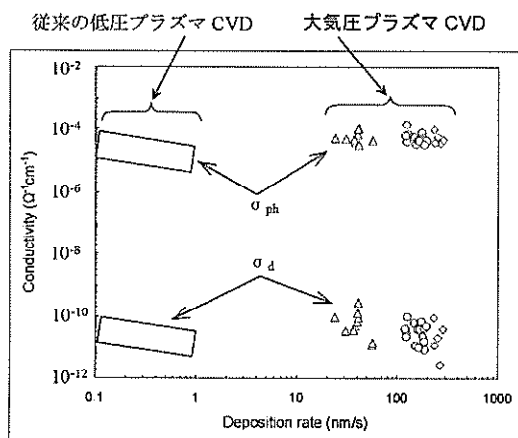


図5 電気伝導度の成膜速度依存性

における a-Si の成膜速度の投入電力依存性である。SiH₄ 濃度 (SiH₄/He) 5%, 投入電力 2000W の場合に、最大約 1.6 μm/s の成膜速度が得られた。この条件で基板を走査すると、27mm/s の走査速度で厚さ 0.3 μm の a-Si 薄膜を形成可能であり、1m × 1m の基板 (走査距離 1m) 全面に約 37 秒で成膜できる計算になる。低圧プラズマ CVD により厚さ 0.3 μm の a-Si 薄膜を形成するにはおよそ 3000 秒程度を要する (成膜速度 ~ 0.1 nm/s) ことを考えると、この速度は極めて高速といえる。

太陽電池への応用を考える場合には、a-Si 薄膜の物性として、光伝導度 (σ_{ph}) および暗伝導度 (σ_d) を評価することが重要である。一般に、太陽電池デバイスに利用可能な a-Si 薄膜としては、 σ_{ph} は $1 \times 10^{-5} (\Omega^{-1} \text{cm}^{-1})$ 以上、光感度 (σ_{ph}/σ_d) は 6 桁程度であることが必要である。従来の低圧プラズマ CVD 法においては、成膜速度を速くすると膜中の欠陥密度が増加してしまい、膜特性が悪化する^[8]。しかし本成膜法では、固有のパラメータである電極回転速度および成膜ギャップを最適化することによって、図 5 に示すように、成膜速度に関わらずデバイスグレードの a-Si 薄膜が得られることが分かる。

また、本成膜法により高速形成した a-Si 薄膜を太陽電池デバイスに応用したところ、従来の低圧プラズマ CVD に対して約 10 倍の成膜速度 (1m × 1m 基板換算の平均成膜速度) で発電層の a-Si 薄膜を形成した太陽電池デバイスの作製に成功した。現状における変換効率としては、低圧プラズマ CVD により発電層を低速形成したデバイスと比較して約 8 割の値が得られており、種々の検討結果から、変換効率

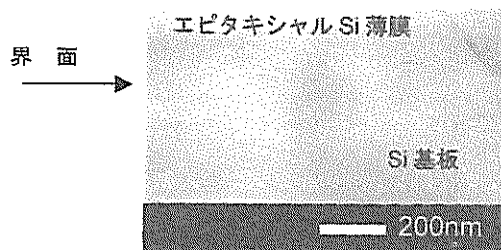


図6 エピタキシャル Si 薄膜断面の透過電子顕微鏡像

を低圧プラズマ CVD と同レベルまで向上させるとともに、大気圧プラズマ CVD を太陽電池製造プロセスに適用できる見通しが得られている。

3.2 エピタキシャル Si の低温・高速成膜

現状のエピタキシャル Si ウエハは、熱 CVD 法により 1000 °C 以上の高温下で生産されているため、① 高価である、② ドーパントの再分布やオートドーピングが生じる、③ 熱応力により結晶欠陥が生じる、という問題がある。その対策として減圧プラズマ CVD 法による低温形成が試みられているが、成膜速度は熱 CVD 法の 1/100 以下で、十分な品質も得られない。そこで我々は、大気圧プラズマ CVD 法により、デバイスグレードのエピタキシャル Si 薄膜を低温・高速形成する技術の開発を行い、LSI の高性能化・低価格化を目指している。

図 6 は、本成膜法によりエピタキシャル Si 薄膜を低温・高速形成した一例である。現在エピタキシャル Si ウエハの製造に用いられている熱 CVD に対して、20 倍の高速成膜と 200 °C の低温化を達成している。

4. おわりに

大気圧・高周波プラズマを用いることにより、膜表面のイオン損傷がない高速成膜法として、大気圧プラズマ CVD 法を開発した。本成膜法を用いれば、種々の機能薄膜を大面積基板上に実用的な高速度で成膜することが可能になると考えられる。現在、産学一体となった共同研究体制のもとに、太陽電池や液晶ディスプレイに用いられる高性能な a-Si 薄膜や多結晶 Si (Poly-Si) 薄膜、半導体デバイス基板として用いられるエピタキシャル Si 薄膜、さらにシリコンカーバイド (SiC) 薄膜やシリコンナイトライド (SiN) 薄膜、ダイヤモンドなどの超高速成膜技術の開発を行っている。今後も、本成膜法を少しでも早く実用化できるよう、様々な高機能薄膜の超高速成膜に挑戦したいと考えている。

参 考 文 献

- [1] 森勇藏, 芳井熊安, 安武潔, 垣内弘章, 木山精一, 樽井久樹, 堂本洋一: 精密工学会誌, 65 [11], 1600(1999).
- [2] Y. Mori, K. Yoshii, H. Kakiuchi and K. Yasutake: *Rev. Sci. Instrum.*, 71 [8], 3173 (2000).
- [3] 森勇藏, 芳井熊安, 安武潔, 中野元博, 垣内弘章, 木山精一, 樽井久樹, 堂本洋一: 精密工学会誌, 66 [10], 1636(2000).
- [4] 森勇藏, 芳井熊安, 安武潔, 垣内弘章, 木山精一, 樽井久樹, 堂本洋一: 精密工学会誌, 67 [5], 829(2001).
- [5] 森勇藏, 垣内弘章, 芳井熊安, 安武潔: 精密工学会誌, 66 [11], 1802(2000).
- [6] 森勇藏, 垣内弘章, 芳井熊安, 安武潔: 精密工学会誌, 66 [6], 907(2000).
- [7] Y. Hishikawa, N. Nakamura, S. Tsuda, S. Nakano, Y. Kishi and Y. Kuwano: *Jpn. J. Appl. Phys.*, 30 [5], 1008(1991).
- [8] Y. Hishikawa, S. Tsuda, K. Wakisaka and Y. Kuwano: *J. Appl. Phys.*, 73 [9], 4227 (1993).

