

# フィールドエミッションディスプレイ(FED)の開発動向



技術解説

高井 幹夫\*

Trend of Field Emission Display Development

Key Words : FED, Electric field radiation, Display

## 1. はじめに

FED (フィールドエミッションディスプレイ: 電界放射ディスプレイ) は、動画を低消費電力で、自然に再現できる唯一のフラットパネルディスプレイとして注目されており、本年度より本格的な量産が始まろうとしている。ここでは、FEDの特徴、開発動向、および開発課題等について述べる。

## 2. FEDの特徴

FEDは、大きく分けると図1に示すように電界放出電子源アレイ (FEA: Field Emitter Array) と対向電極である蛍光体スクリーン及びこの間の距離を保つスペーサより構成されており、間隙1~2mmの真空中で放出電子を制御し、蛍光体を励起する構造となっている。このためCRTとの違いは、熱電子源ではなく冷陰極アレイを使用し、電子の走行距離が短いところである。このため、FEDの特長としては、CRTの特長を継承した

- 1) 自然色が再現できる高ピーク輝度
- 2) 動画ぼけが無く応答が速いという特長を持ち、CRTの欠点を克服した
- 3) フォーカス歪みが無い
- 4) 薄型・軽量・低消費電力
- 5) 環境磁場の影響が無い

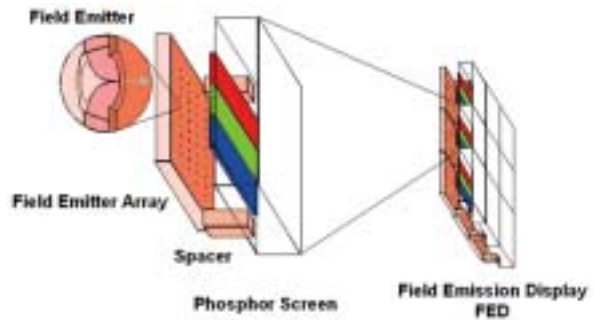


図1 FEDの構造

6) FEDの製造には、CRTの技術や製造設備を使用できる等の特長がある。

AM (アクティブマトリックス)-LCDやAM-OLED (有機EL) のような駆動パルスによるホールドタイプは、動画の動きぼけがあり、PDPのようなサブフィールド法では動画偽輪郭が問題となり、間欠走査、倍速走査、黒挿入、オーバドライブや前詰法、サブフィールド分割法・配列法、偽輪郭空間分散等の各種の改善方法が試みられている。CRTやFEDは、インパルス法であり上記の問題が生じず、自然な動画再現が原則的に可能である。

図2に、FEDの一種であるSED (Surface

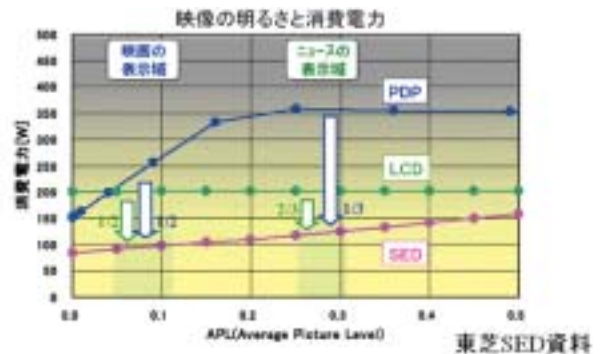


図2 消費電力の比較



\* Mikio TAKAI  
 1949年2月生  
 1976年大阪大学大学院基礎工学研究科博士課程修了  
 現在、大阪大学、極限量子科学研究センター、教授、工学博士、ビームプロセス・分析  
 TEL 06-6850-6693  
 FAX 06-6850-6662  
 E-mail: takai@cqst.osaka-u.ac.jp

Electron Conduction Display) とPDPおよびLCDについて消費電力の比較を行った結果を示す<sup>1)</sup>。消費電力は、PDPが映画の表示域とニュースの表示域とで150~350Wと変化するのに対して、LCDは全域でほぼ変化せずバックライトの消費電力で一定となっている。SEDは、ニュース表示域でPDPの1/3、LCDの1/2となり、映画表示域では、両者の1/2となる。このように、電界電子放出を用いたFEDは消費電力が低いことが分かる。

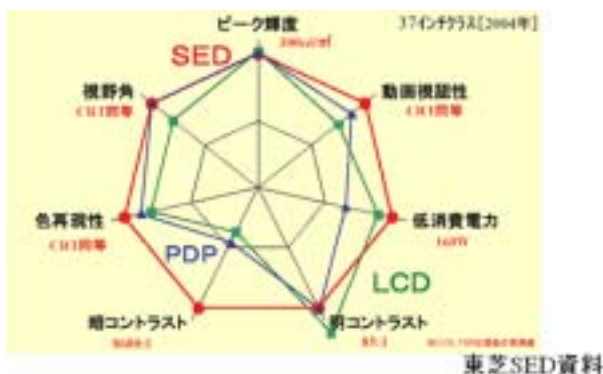


図3 性能の比較

図3に、SED、PDP、LCDの性能比較を示す<sup>1)</sup>。SEDは色再現性、視野角、動画視認性についてはCRT同等で、消費電力は1/2から1/3と低い。PDPやLCDは、プラズマのプリ放電やバックライトによる黒浮き現象で、暗所コントラストが低くなっている。これは、両FPDによる家庭での映画鑑賞が難しいことを示す。これに対して、SEDは暗コントラストが他のFPDより優れているため、家庭での映画鑑賞に適していることが分かる。

### 3. FEDの開発動向

#### 3.1 FEDの開発課題

FEDは、CRTの特長をそのまま引き継ぎ、欠点を補ったFEDである。2節で述べたように、自発光型の特長で、ピーク輝度が高くとれ、視野角が広く、色再現性に優れているばかりでなく、LCDやPDPでは難しい暗所コントラスト比が高く、高速応答のため家庭での映画鑑賞に向いており、低電力消費で浮遊磁場の影響を受けず、フォーカス歪みの問題もない。このように、究極のディスプレイと言われながら、その発売が待たれてきたが、次にあげる製造上の課題解決のために、これまで発売が遅れ

ている。

FEDの開発課題としては、

- 1) ピクセル間の安定で均一な輝度
- 2) 安定なカソード動作
- 3) カソード汚染による安定性
- 4) 狭間隙での高真空保持
- 5) スペース
- 6) アノード・カソードアラインメント
- 7) 製造コスト

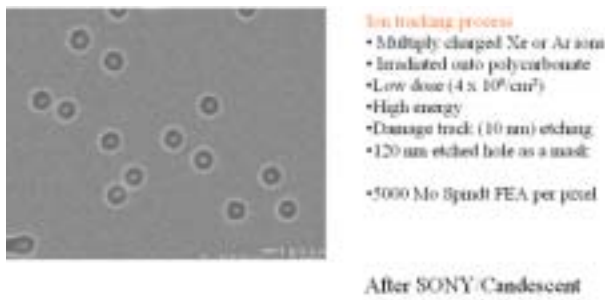
等である。



図4 FEDの世代別開発動向

#### 3.2 FEDの電子源別開発動向

FEDの開発は、図4に示すように、1990年のLETI/Pixtechによる提案<sup>2)</sup>より始まったSpindt型<sup>3)</sup>(円形開口ゲートと円錐状Mo陰極)を中心とした第1世代と、それ以降の各種電子源を用いた第2世代に分類できる。Spindt型は、現在では双葉電子とCandescantの技術を継承したソニーで開発が続けられ、2001年より双葉電子から局用ビデオレコーダーのモノカラー表示ディスプレイがOEMで発売され<sup>4)</sup>、2007年度からは車載用表示装置が出荷されようとしている。ソニーからは、19.2インチSXGAのフルカラーディスプレイが2005年12月にIDW05で発表されている<sup>5)</sup>。第2世代のFEDとしては、2007年末より発売が予告されているキャノン・東芝・SED社によるSEDと、Samsung SDIやNEDO国プロ(三菱電機、日立ディスプレイズ、ノリタケ)<sup>6)</sup>を中心に日本の各社で開発研究されているCNT-FEDやBSD<sup>7)</sup>、MIM<sup>8)</sup>、MIS<sup>9)</sup>各電子源を用いたFEDの開発が継続されている。MIM構造に類似なPrintable Field Emitter (MIMV: Metal-Insulator-Metal-Vacuum) 社やメタルや炭



**Ion Trackage process**

- Multiply charged Xe or Ar ions
- Insulated onto polycarbonate
- Low dose ( $4 \times 10^{10} \text{ cm}^{-2}$ )
- High energy
- Damage track (10 nm) etching
- 120 nm etched hole as a mask
- 5000 Mo Spindt FEA per pixel

After SONY/Candescent

図5 イオントラックリソグラフィによるFEA

素のエッジエミッションを用いるFEDも提案されたが、大型パネルの試作は行われていない。

図5に、Spindt型電子源の製造プロセスでの問題点であるリソグラフィプロセスを、ステッパーを用いず120nmゲート開口を実現したソニー/Candescentの電子源アレイを示す<sup>10)</sup>。ポリカーボネイトに多価高エネルギー重イオンを低濃度照射し、イオントラックに残る欠陥トラックを選択エッチングし、これをマスクとしてゲート加工することにより120nmリソグラフィを可能とし、1ピクセルあたり5000個のSpindt型エミッタを形成している。ソニーからは、この技術を用いて、19.2イン

• Brightness	300 $\text{cd/m}^2$
• Gate Voltage	77 V
• Cathode Voltage	48 V
• Accelerating Voltage	800 V
• DC faceplate current	12 mA
• Duty	1/260
• Pixel pitch	0.108 x RGB 0.303 mm
• Pixel number	480 x RGB x 240

図6 7 Inch低電圧フルカラーFED (双葉電子)

チXGA(17.7インチWXGA:画素ピッチ0.301mm)カラーFEDが発表されている<sup>5)</sup>。

図6に、双葉電子による7インチフルカラー低電圧FEDの特性を示す<sup>4)</sup>。独自の低電圧蛍光体の開発により、ピクセルピッチ0.108mm x 0.303mm (RGB)で、画素数480 x 240で電子電流12mAのとき800Vのアノード電圧で300 $\text{cd/m}^2$ の輝度を得ている。

図7に、キャノン・東芝より発表された36インチWXGA SEDの断面構造と性能を示す<sup>11)</sup>。0.205mm x 0.205mm (RGB)の画素ピッチで画素数787 x 472, 10kVのアノード電圧で400 $\text{cd/m}^2$ のピーク輝度を得ており、暗所コントラスト比は

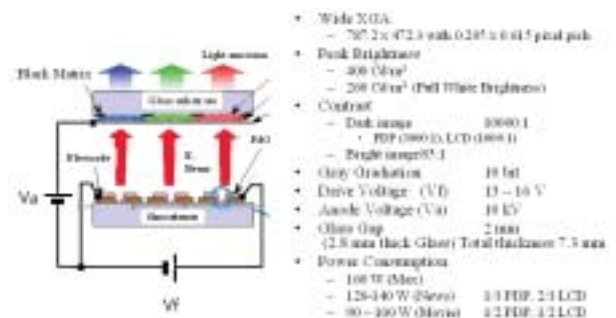


図7 36" SED定格

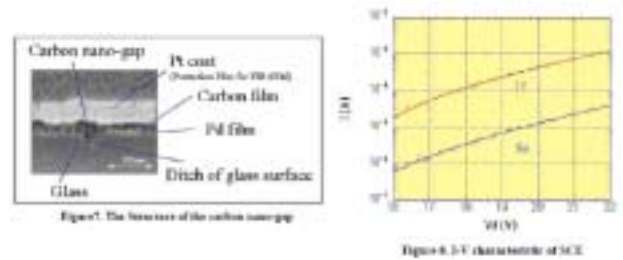


図8 SCEの断面構造と電子放出特性

10000:1とPDP(3000:1)やLCD(1000:1)の3~10倍となっている。図8に、SEDのエミッタであるSCEの断面図とSCEの電子放出特性を示す<sup>12)</sup>。PdOの上にCVDによる炭素膜が堆積しており、双方にナノ間隙が出来ていることが分かる。この構造により、電極の順方向電流に対して約3%の電子放出効率を得られている。この値は、1997年当時の値より1桁高い値となっている。

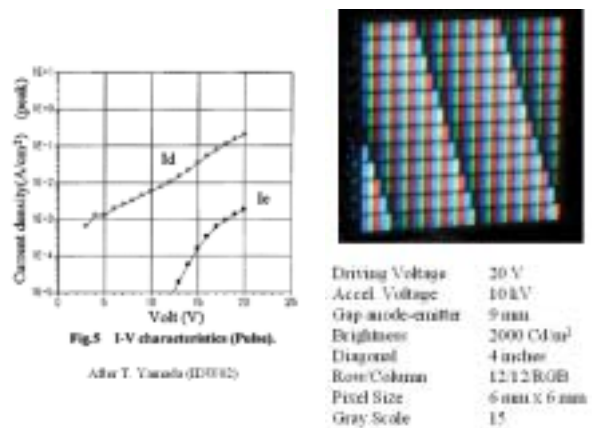


図9 MIS型 HEED

図9に、パイオニアによるMIS方式の4インチHEEDを示す<sup>9)</sup>。12 x 12ピクセル、ピクセルピッチ2mmの画素で、10kVのアノード電圧により、2000  $\text{cd/m}^2$ の輝度を得ている。

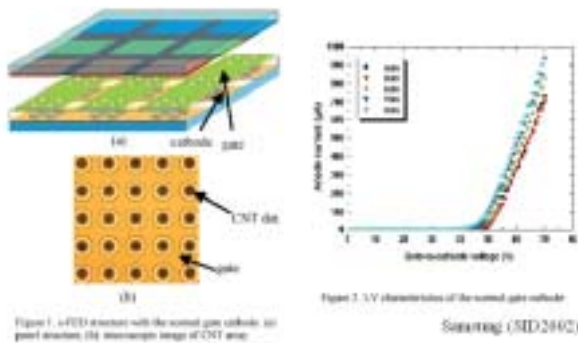


図10 CNT FEDの構造

図10に、Samsung SDIのCNT-FEDの陰極構造と電子放出特性を示す<sup>13)</sup>。CNTドット陰極上にゲート構造を配置したノーマルゲート構造で、40V程度の電子放出開始電圧を得ている。この陰極に集束電極を用いて、同社は38インチのHD CNT-FED (1280 × 768 pixels) を試作しており、6 kVのアノード電圧で400cd/m<sup>2</sup>の輝度と90Wの低消費電力を達成している。

• Spindt Type (Mo)	Futaba	14"
	SONY	19.3"
• Surface Conduction	Canon Toshiba	55"
• MIS	Pioneer	4"
• MIM	Hitachi	1.5"
• BSD	Matsushita E. W.	2.6"
• CNT	Samsung	38"
	Noritake-Ise	40"
	SONY	3.4"
	Mitsubishi Electric	10"
	Hitachi Displays	4.5"

図11 エミッタ種別FEDパネル

図11に、これまでのFED試作機の対角サイズの一覧を示す。Spindt型では、2005年12月発表のソニー製19.3インチが最大であるが、その他の電子源では、2006年キャノン・東芝・SED社の55インチ、2003年のSamsung SDIの38インチCNT-FEDが最大となる。ノリタケからは、キャラクター表示CNT-FEDの40インチが発表されている<sup>14)</sup>。

#### 4. FEDの開発課題

FEDの製造上の一般的な開発課題を電子源(エミッタ)、蛍光体、スペーサおよびパッケージングに分けて考える。

電子源については、

- 1) 低仕事関数で安定な陰極材料

- 2) 陰極材料の先鋭化技術
- 3) 低電圧動作を可能にするゲート構造
- 4) 均一性と再現性
- 5) 過電流保護構造
- 6) 陰極の検査およびリペア技術
- 7) 低価格プロセス

蛍光体については、

- 1) 高効率な高電圧および低電圧蛍光体
- 2) 低電圧蛍光体のための電導層
- 3) 低アウトガス特性と長寿命

が求められている。

スペーサについては、

- 1) 高アスペクト比
- 2) 熱および応力耐性
- 3) チャージアップ耐性
- 4) ガスに対する低い吸着脱離特性

等が求められており、スペーサレスの構造も提案されている<sup>15)</sup>。

パッケージングについては、

- 1) 狭ギャップのパネルを高真空に保つためのゲッター
- 2) 低温フリット

等が開発要素となっている。

#### 5. まとめ

動画を低消費電力で、自然に再現できる唯一のフラットパネルディスプレイとして注目されているFEDであるが、2007年度より本格的な量産が始まろうとしている。ここでは、FEDの特徴および開発動向についてまとめた。

#### 参考文献

- 1) 鶴沢俊一, SED技術資料, 2004年9月14日
- 2) R. Meyer, IDRC (International Display Research Conference) 374 (1990)
- 3) C. A. Spindt, J. Appl. Phys. 39, 3504 (1968)
- 4) 伊藤茂生 他, 第2回真空ナノエレクトロニクスシンポジウム・カーボンナノチューブFEDプロジェクト公開シンポジウム, 2005年3月3, 4日東京, 予稿集p.149.
- 5) Y. Hatano et al., IDW05, 2029 (2005)
- 6) 奥田荘一郎, 第1回真空ナノエレクトロニクスシンポジウム, 2004年3月3, 4日東京, 予稿集

p.1. , S. Okuda et al., SID05, 1712 ( 2005 )  
7 ) T. Komoda et al., SID01, 188 ( 2001 )  
8 ) T. Kusunoki et al., IDW01, 1189 ( 2001 )  
9 ) T. Yamada et al., IDW02, 1037 ( 2002 )  
10 ) T. S. Fahlen, IVMC '99, 56 ( 1999 )  
11 ) T. Oguchi et al., SID05, 1929 ( 2005 )  
12 ) K. Yamamoto et al., SID05, 1933 ( 2005 )

13 ) C.G. Lee et al., SID02, 1125 ( 2002 )  
14 ) S. Uemura et al., SID02, 1132 ( 2002 )  
15 ) 菅原恒彦他 , 第2回真空ナノエレクトロニクス  
シンポジウム・カーボンナノチューブFEDプ  
ロジェクト公開シンポジウム , 2005年3月3 , 4  
日東京 , 予稿集p.177.

