

超低消費電力オンチップ電子・光・スピン集積回路のための 半導体スピントロニクス研究



技術解説

浜屋 宏平*

A study of semiconductor spintronics for on-chip electron-photon-spin integrated circuits with ultra-low power consumption

Key Words : Semiconductor spintronics, Germanium, Spin injection

はじめに

近年、IoT 技術や AI 技術のニーズが爆発的に高まっているが、その殆どはシリコン (Si) を中心とする半導体テクノロジーによって支えられている。しかし、半導体デバイスの電力消費量は年々増すばかりであり、低炭素社会実現のためには低消費電力化技術の開発が喫緊の課題となっている。これまでの半導体研究は、Si トランジスタの微細化 (ムーアの法則) を拠り所とする「量的なアプローチ」が主流であったが、今後は新デバイスの創成・活用を拠り所とする「質的なアプローチ」へとパラダイムシフトし、ハードウェア研究のみならず、新たなシステムやソフトウェアなどとスムーズな融合を可能とする「ポストムーア時代の新技術」の研究開発が極めて重要であろう¹⁾。

プロセッサ (CPU) の性能を向上するための集積回路 (LSI) のボトルネックは、電気による情報伝送のための微細配線で生じる抵抗や静電容量からくる消費電力の増大であり、この影響を受けない情報伝送の概念として「光配線技術」が古くから提案されている²⁾。近年では、「Si フォトニクス」³⁾ という概念から、Si 基板上に実装可能な「高性能光源 (レーザー)」や「光変調器」、「導波路」、「光電変換素子」などが開発されつつある。一方で、これらを全て1つの基板上に集積するためには、古典

的な接着技術などを用いることが前提となっている。他、CPU と光集積回路の間の情報伝送は電気接続が残ることも懸念される。そのため、Si フォトニクスはデータセンター用の大規模コンピュータサーバーなどの小スペース化・低消費電力化には大いに貢献が期待されるが、将来的に、身近な携帯端末やウェアラブル端末への応用を見据えると、高集積化という観点だけでも革新的なブレークスルーが必要であると言える。

半導体テクノロジーのもう一つのボトルネックとして、DRAM などの揮発メモリに由来する待機電力の増大があり、このメモリ技術の側面から低消費電力化を図ろうというのが「スピントロニクス」⁴⁾ という概念である。これは、電子のもつ「電荷」に加えて、「スピン」という磁石の性質を利用して「不揮発メモリ」効果を電子デバイスに直接導入しようという研究分野である。このスピントロニクス研究では、巨大トンネル磁気抵抗効果⁵⁾ などの日本発のブレークスルーが多大な貢献をもたらしており、ハードディスク (HDD) の大容量化や半導体用不揮発メモリ (MRAM) の研究開発では世界をリードしていると言える。一方で、前述のような「ポストムーア時代の新技術」としてのスピントロニクス研究開発を見据えると、①「Si 基板上」に、②「光配線技術」と相性が良く、③「オンチップで集積」することができる技術であるならば、極めて明るい未来を思い描くことができる。

本稿では、筆者が思い描く「ポストムーア時代の新技術」として、Si に変わる次世代の半導体材料として注目されるゲルマニウム (Ge) (または SiGe 混晶) を用いた「超低消費電力オンチップ電子・光・スピン集積回路」の全貌を簡単に示し、そのごく一部として、Ge 専用の半導体スピントロニクス研究を紹介する。



* Kohei HAMAYA

1975年11月生まれ
東京工業大学 大学院博士後期課程修了
(2005年)

現在、大阪大学 大学院基礎工学研究科
附属スピントロニクス学術連携研究教育
センター 教授 博士(工学)
専門/半導体スピントロニクス

TEL : 06-6850-6330

FAX : 06-6850-6330

E-mail : hamaya@ee.es.osaka-u.ac.jp

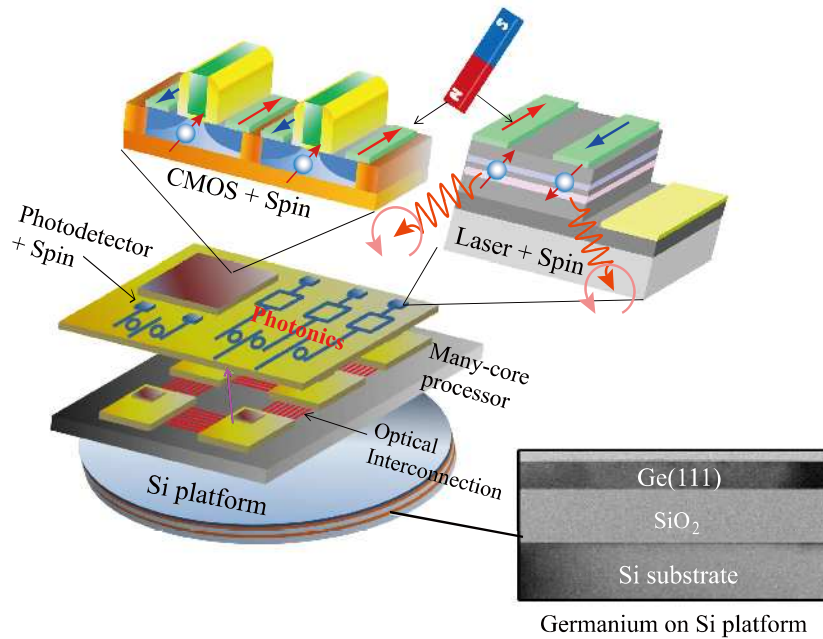


図1 オンチップ型ゲルマニウム電子・光・スピン集積回路の概念図。Si 基板上に Si フォトニクス概念とスピントロニクス概念を集約し、光配線と不揮発メモリ機能の両立（融合）により、超低消費電力化が期待される技術である。

ゲルマニウム系電子・光・スピン集積回路構想について

筆者は約10年前（当時九州大学・助教の頃）から、共同研究者である東京都市大学の澤野憲太郎教授（当時旧武蔵工業大学・助教）と共に、図1に示すような「オンチップ型ゲルマニウム電子・光・スピン集積回路」の実現に向けた研究開発を進めている。Geは、Siと同じIV族半導体であり、バルクの電子・正孔移動度が、それぞれ、 $\mu_e = 3900 \text{ cm}^2/\text{Vs}$ 、 $\mu_h = 1900 \text{ cm}^2/\text{Vs}$ というように共にSiのそれら、 $\mu_e = 1450 \text{ cm}^2/\text{Vs}$ 、 $\mu_h = 500 \text{ cm}^2/\text{Vs}$ よりも高く、次世代CMOSの電気伝導チャネル材料⁶⁾として注目されて久しい。また、教科書的にはいわゆる間接遷移半導体であるが、 k 空間上で伝導帯の底に相当するL点と Γ 点の底とのエネルギー差が非常に小さい（約140 meV）ため、価電子帯の頂の Γ 点との間で電子の遷移が生じやすく、室温で発光することが知られている。特に、この発光波長は光通信波長帯（1.55 μm ）と整合しているという利点から、Ge-CMOSの研究開発のみならず、Ge発光素子（レーザー）や受光素子（フォトダイオード）の研究開発は世界中で非常に盛んである⁷⁾。さらに、Geでは図1の右下図にあるように、Si基板上にSiO₂層を介して基板品質の結晶層を薄膜で作製する技術（Germanium on Insulator : GOI）が構築されている

ため、安価に利用することも可能である。

つまり、先に述べたSiフォトニクスの概念を借りると、「光源」、「光変調器」、「導波路」、「光電変換素子」などとCMOSなどの演算部やメモリ部を一度にSi基板上に高集積することが可能な安価なプラットフォームとすることもできる。もし、このGeを利用したスピントロニクス技術が開発されれば、前述の①「Si基板上」に、②「光配線技術」と相性が良く、③「オンチップで集積」が可能である、という先に述べた全ての要素を満たし、図1に示すように、磁石の不揮発メモリ機能を搭載したトランジスタ（スピントランジスタ・スピンMOSFET）や、スピン情報を光で送受信可能なスピン発光ダイオード（LED）やスピン光電変換素子（スピンPD）の実現に繋がり、Siフォトニクスの概念とスピントロニクスの概念を一度に集約した「超低消費電力オンチップ電子・光・スピン集積回路」へと発展する可能性がある⁸⁾。これが実現すると、手のひらサイズの携帯端末やウェアラブル端末さえもデータセンター並の高速情報処理・高速通信などを実現する革新的なイノベーションへと発展する期待がある。

ゲルマニウムスピントロニクス研究

図1上に示されているような、スピン機能搭載型

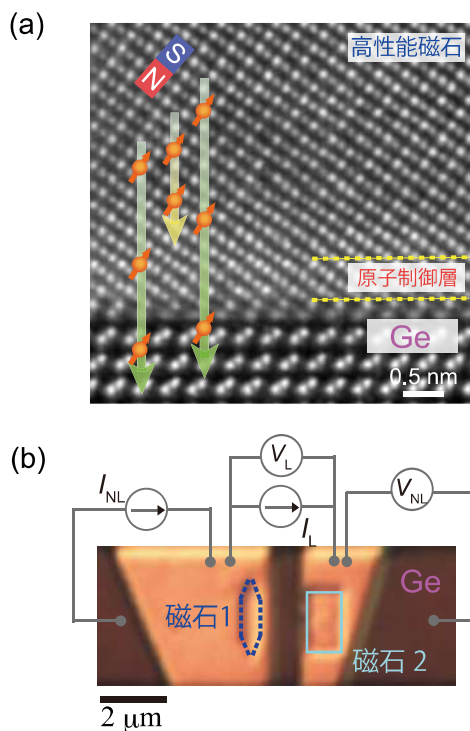


図2 (a) 原子層レベルで制御された高性能磁石/鉄 (Fe) 原子制御層/Ge 接合界面の電子顕微鏡写真。
 (b) 上記 (a) の接合構造を含む横型 Ge スピンデバイスの写真 (トップビュー)。磁石1と磁石2は同じ材料だが、スピン伝導現象を観測するために微細加工で形状を変化させている。

の電子デバイス (トランジスタなど) や光デバイス (LED など) を実現するためには、磁石材料の電極から電氣的に注入される電子スピンの、半導体中を伝導して電氣的に抵抗の変化として検出されたり、円偏光として検出される必要がある。これを、スピン注入およびスピン検出という。半導体へのスピン注入技術は、半導体スピンデバイス全般の実現に向けて必要不可欠な要素技術であるが、半導体の電気抵抗率が金属磁性体の電気抵抗率と比べて3桁以上高いことから非常に難しいことが知られている。これまで、室温で半導体中でのスピン注入・スピン伝導・スピン検出を実現してきた例は極めて少なく、特に、今回注目する Ge を用いた研究成果は、その技術的障壁の高さから世界的にもほとんど存在しない。本稿では、近年我々の研究室で開発した超高品質な強磁性合金材料と Ge の接合を利用した高効率スピン注入技術⁹⁾ について簡単に紹介する。

図2 (a) は、筆者らが独自に開発した低温分子線エピタキシー (MBE) 結晶成長手法により、基板温度が室温程度で作製した強磁性合金 (高性能磁石

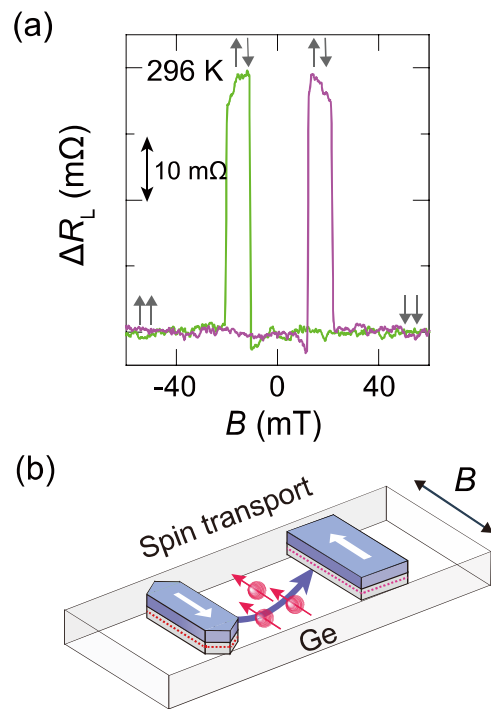


図3 (a) 局所2端子測定法を用いて検出した室温磁気抵抗効果の観測データと、(b) スピン伝導現象の概念図。外部磁場 (B) を磁石の長手方向に印加してスイープすると、磁石の形状を変化させていることから別々の磁場で反転するため、反平行磁化配置 ($\uparrow\downarrow$) を作り出すことができる。結果として、スピン伝導が実現していると、磁石の磁化配置の違いを抵抗の変化 (ここでは R_L の変化) として検出することができる。

材料: $\text{Co}_2\text{FeAl}_{0.5}\text{Si}_{0.5}$) と Ge の接合界面付近の断面電子顕微鏡写真である。強磁性電極材料の $\text{Co}_2\text{FeAl}_{0.5}\text{Si}_{0.5}$ と半導体である Ge を原子層制御層 (Fe 5 原子層) を介して超高品質に接合することに成功している様子が観測されている。これは、全て単結晶であるため、挿入図に模式的に示しているように、電子構造が制御された高性能磁石からスピン情報を高効率に Ge 中へ移すことのできる準備ができていたことを意味している。現在、このように遷移金属から構成される磁石合金と IV 族半導体である Ge を超高品質に接合することができるのは、世界中で筆者らのグループしか存在せず、世界レベルで圧倒的に優位な異種接合形成技術と言える。

図2 (b) には、これらの高品質接合電極をもつ横型スピンデバイスの試作品の写真を示す。微細加工技術を用いて図2 (b) の中心部に示すような強磁性電極 (磁石1 および磁石2) と Ge チャンネルからなる横型スピン伝導素子を Si 基板上に作製した。スピン伝導現象を観測する手法として、電流 I_{NL} を印

加して電圧 V_{NL} を検出する非局所 (Nonlocal) 4 端子測定と、電流 I_L を印加して電圧 V_L を検出する局所 (Local) 2 端子測定という手法があり、それぞれ、スピン信号が R_{NL} ($= V_{NL}/I_{NL}$) および R_L ($= V_L/I_L$) と定義されている。ここでは、局所 2 端子測定を例に挙げるが、磁石 1 電極からスピン偏極電流が半導体である Ge へと注入され、Ge チャネル層をスピン情報を失うことなく伝導し、磁石 2 電極で検出することができれば、スピン伝導現象を磁石 1 と磁石 2 の磁化方向の配置 (平行 ↑↑ または 反平行 ↑↓) に依存した抵抗の変化 (磁気抵抗効果) として読み出すことができる。図 3 (a) には、図 2 (b) のような横型スピン伝導素子を用いて、ごく最近筆者らが室温で観測した局所 2 端子磁気抵抗信号を示す。これは、図 3 (b) に示されているように、高性能磁石 1 から注入されたスピンの Ge 中を室温で伝導し、もう片方の高性能磁石 2 で検出されたことを示す証拠であり、この信号が得られることで、磁石の不揮発メモリ機能を半導体素子中で観測したことになる。注目すべきはこの信号強度であり、これまで Ge 系素子で観測されていた室温スピン信号の約 60 倍にも達している⁹⁾のものであった。詳細は割愛するが、磁気抵抗比と呼ばれる指標に直して計算すると、従来の信号の二桁以上の高性能化を実証したことになる。さらに筆者らは、独自の低抵抗電極作製技術を確立していることから、高効率スピン注入を得るために必要な消費電力を、これまでの 1/10 に低減することにも成功している。まさに、低消費電力スピン注入技術として世界最高性能を達成したと言える。

おわりに

本稿では、筆者らが目指す「オンチップ型ゲルマニウム電子・光・スピン集積回路」のための Ge スピントロニクス研究の一部を紹介した。今回得られた高効率スピン注入に関する成果を基に、Ge をベースとした半導体素子の電極構造を全てこれに置きかえることで、磁石の性能を室温で Ge デバイスに転写することが可能となる。例えば、図 1 に示した CMOS 部でこれを活用すれば「スピン MOSFET」という不揮発メモリ搭載型のトランジスタが実証され、光デバイス部で利用すれば「スピ

ン LED」や「スピン PD」のような円偏光発光・受光素子が実現するだろう。ただし、これらを実用レベルの性能まで高性能化し、実際にオンチップ化するためには未踏の課題も多い。今後、本稿で示したようなスピントロニクスを主とした研究開発ばかりでなく、半導体結晶成長、トランジスタゲート絶縁膜、各種不純物ドーピング技術などの Ge 専用の関連技術や、新たなシステムの設計指針のような集積アーキテクチャを同時に検討することが極めて重要となる。そのために、筆者のような材料・物理をバックグラウンドとしたスピントロニクス研究者と、電気・電子・回路・システム系の研究者との異分野融合研究が今後大いに発展していくことを期待する。

参考文献

- 1) <https://irds.ieee.org>
- 2) 例えば、末松安晴『半導体レーザと光集積回路』オーム社 1984 年。
- 3) V. R. Almeida *et al.*, “All-optical control of light on a silicon chip”, *Nature* **431**, 1081 (2004). など
- 4) I. Žutić *et al.*, “Spintronics: Fundamentals and applications”, *Rev. Mod. Phys.* **76**, 323 (2004). など
- 5) S. Yuasa *et al.*, “Giant room-temperature magnetoresistance in single-crystal Fe/MgO/Fe magnetic tunnel junctions”, *Nat. Mater.* **3**, 868 (2004).
- 6) A. Toriumi and T. Nishimura, “Germanium CMOS potential from material and process perspectives: Be more positive about germanium”, *Jpn. J. Appl. Phys.* **57**, 010101 (2018).
- 7) R. E. Camacho-Aguilera *et al.*, “An electrically pumped germanium laser”, *Opt. Express* **20**, 11316 (2012). など
- 8) K. Hamaya *et al.*, “Spin transport and relaxation in germanium”, *J. Phys. D: Appl. Phys.* **51**, 393001 (2018).
- 9) M. Yamada *et al.*, “Spin injection through energy-band symmetry matching with high spin polarization in atomically controlled ferromagnet / ferromagnet / semiconductor structures”, *NPG Asia Mater.* **12**, 47 (2020).